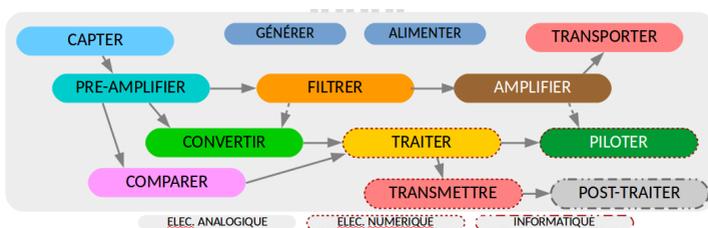


Conception Electronique pour le Traitement de l'Information

Travaux Dirigés - 1A - S5



J. VILLEMEJANE
Année universitaire 2018-2019

VERSION PROF

Des documents et informations complémentaires sont disponibles à l'adresse :

<http://lense.institutoptique.fr/ceti/>

Séances de TD

TD 0a - Partir sur de bonnes bases	2
TD 0b - Continuer sur de bonnes bases	13
TD 1 - Pré-amplifier un signal analogique	22
TD 2 - Filtrer une composante fréquentielle	40
TD 3 - Filtrer une composante fréquentielle plus efficacement	52
TD 4 - Capturer une grandeur physique	69
TD 5 - Capturer des photons	81
TD 6 - Convertir un signal analogique en numérique	86

Partir sur de bonnes bases

OBJECTIFS

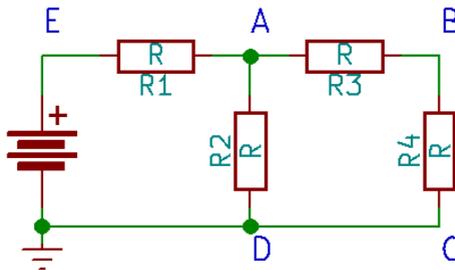
- DÉFINIR LES GRANDEURS DE BASE : COURANT, POTENTIEL, DIFFÉRENCE DE POTENTIELS, SIGNAL.
- ÉNONCER LES LOIS FONDAMENTALES : LOI D'OHMS, LOI DES MAILLES, LOI DES NOEUDS, THÉORÈME DE SUPERPOSITION.
- CARACTÉRISER UN DIPÔLE EN STATIQUE.

FICHE(S) A LIRE

- FONDAMENTAUX / DIPÔLES ET RÉSEAUX
- DIODES / LED / PHOTODIODES (MODÈLE SIMPLE ET LED)

1. Lois fondamentales

On souhaite étudier la structure ci-dessous.



On appellera i_1 le courant traversant la résistance R_1 , i_2 le courant traversant la résistance R_2 , i_3 le courant traversant la résistance R_3 et i_4 le courant traversant la résistance R_4 .

1. Que valent les différences de potentiel :

- (a) V_{BC} en fonction de R_4 et i_4 ?
- (b) V_{AB} en fonction de R_3 et i_3 ?
- (c) V_{EA} en fonction de R_1 et i_1 ?

REPONSE

Loi d'Ohms

$$V_{BC} = R_4 \cdot i_4$$

$$V_{AB} = R_3 \cdot i_3$$

$$V_{EA} = R_1 \cdot i_1$$

2. Que vaut la différence de potentiel V_{EC} en fonction des résistances et des courants ?

REPONSELoi des mailles donne : $V_{EC} = V_{EA} + V_{AB} + V_{BC}$. On a alors :

$$V_{EC} = R_4 \cdot i_4 + R_3 \cdot i_3 + R_1 \cdot i_1$$

3. Que vaut le courant i_1 en fonction des autres courants ?

REPONSE

Loi des noeuds donne :

$$i_1 = i_2 + i_3$$

Au passage, R_3 et R_4 étant en série, $i_3 = i_4$.

4. Que vaut la différence de potentiel V_{AD} en fonction :
- (a) de i_2 ?
- (b) de i_3 ?

REPONSE

Loi d'Ohms donne :

$$V_{AD} = R_2 \cdot i_2 = (R_3 + R_4) \cdot i_3$$

5. Que vaut la différence de potentiel V_{BC} en fonction de la différence de potentiel V_{AD} ?

REPONSE

$i_3 = i_4$ et $V_{BC} = R_4 \cdot i_4$

On obtient alors :

$$\frac{V_{BC}}{R_4} = \frac{V_{AD}}{R_3 + R_4}$$

$$V_{BC} = V_{AD} \cdot \frac{R_4}{R_3 + R_4}$$

On obtient le résultat d'un pont diviseur de tension.

6. Que vaut le courant i_3 en fonction de la différence de potentiel V_{EC} si $R_1 = R_2 = R_3 = R_4 = R$?

REPONSE

D'après la question 4, $i_2 = i_3 \cdot \frac{R_3 + R_4}{R_2} = 2 \cdot i_3$

D'après la question 3, $i_1 = i_2 + i_3 = 3 \cdot i_3$

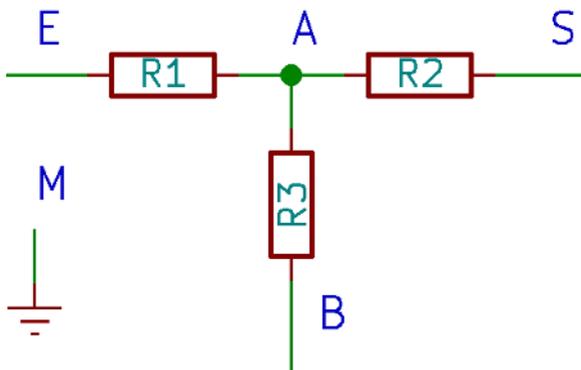
D'après la question 2, $V_{EC} = R_1 \cdot i_1 + (R_3 + R_4) \cdot i_3$

On obtient alors :

$$V_{EC} = (3 \cdot R_1 + R_3 + R_4) \cdot i_3 = 5 \cdot R \cdot i_3$$

2. Simplification de Millman / Théorème

Soit le circuit ci-dessous.



On supposera que tous les potentiels sont référencés par rapport à un même potentiel appelé M (ou masse du circuit).

1. Quelle relation existe-t-il entre les différents courants ?

REPONSE

D'après la loi des noeuds, $i_1 + i_2 + i_3 = 0$.

2. Que valent les courants i_1 , i_2 et i_3 en fonction des différences de potentiel au point A, B, E et S ?

REPONSE

D'après la loi d'Ohms,

$$i_1 = (V_{EM} - V_{AM})/R_1 \quad i_2 = (V_{SM} - V_{AM})/R_2 \quad i_3 = (V_{BM} - V_{AM})/R_3$$

3. Que vaut alors la différence de potentiel V_{AM} ?

REPONSE

D'après la loi d'Ohms,

$$\frac{V_{EM} - V_{AM}}{R_1} + \frac{V_{SM} - V_{AM}}{R_2} + \frac{V_{BM} - V_{AM}}{R_3} = 0$$

On obtient alors :

$$V_{AM} = \frac{\frac{V_{EM}}{R_1} + \frac{V_{SM}}{R_2} + \frac{V_{BM}}{R_3}}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}}$$

4. Généraliser ce résultat.

REPONSE

$$V_{AM} = \frac{\sum \frac{V_i}{R_i}}{\sum \frac{1}{R_i}}$$

Ceci est la démonstration du théorème de Millman.

3. Montage émetteur à LED

3.1. Caractérisation d'un dipôle

On souhaite caractériser un dipôle. Quels appareils de mesure avez-vous besoin ? Proposer un montage de mesure.

REPONSE

Méthode 1 :

Un ampèremètre pour mesurer le courant traversant le dipôle.

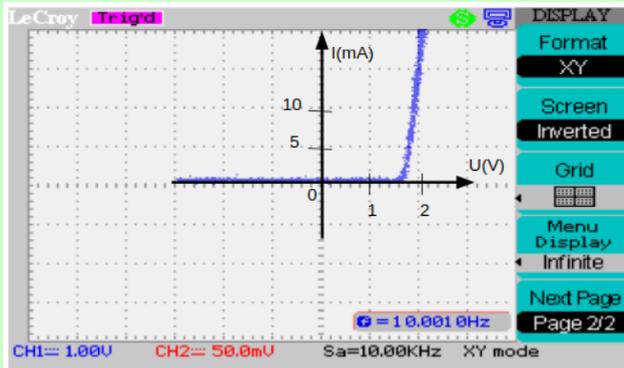
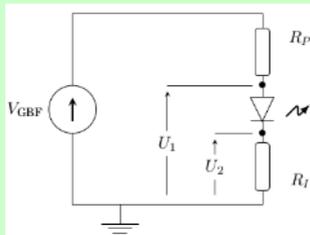
Un voltmètre pour mesurer la différence de potentiel aux bornes du dipôle.

Méthode 2 :

Avec un oscilloscope à deux voies X et Y.

On mesure la différence de potentiel aux bornes du dipôle à l'aide de la voie X et on mesure la différence de potentiel aux bornes d'une résistance de faible valeur en série avec le dipôle pour avoir une image du courant sur la voie Y.

On trace alors Y en fonction de X

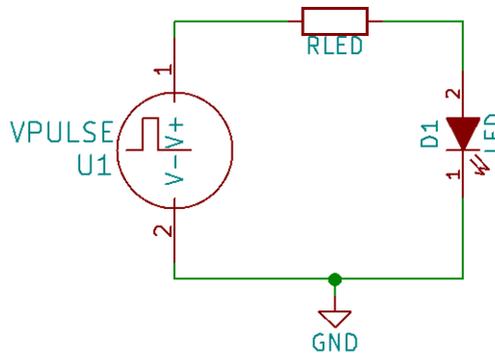


3.2. Emetteur à LED

On souhaite réaliser un montage émetteur infrarouge (IR) à l'aide d'une LED de type SFH415 (documentation fournie en annexe). On propose d'étudier le montage suivant.

EN COURS DE SEANCE

On peut revenir sur les paramètres importants lors du choix d'une LED : caractéristiques électriques et caractéristiques optiques. Voir fiche DIODE / LED / PHOTODIODE



La source de tension V_{PULSE} est une source impulsionnelle. Elle délivre des impulsions de 5 V de durée 20 ms avec une fréquence de répétition de 5 Hz.

1. Quelle est la valeur maximale du courant que la diode peut supporter dans ces conditions ?

REPOSE

On calcule le paramètre $D = t_p/T$ avec $t_p = 20$ ms et $T = 1/F = 200$ ms. On a alors $D = 1/10$.
 Sur le graphique "Permissible Pulse Handling Capability" (p5), on trouve $I_F = 250$ mA.

2. Quelle est la valeur minimale que doit avoir R_{LED} pour respecter cette condition ?

REPOSE

Dans la doc (p3), on trouve $V_F = 1.3$ V (typ) pour $I_F = 100$ mA et $t_p = 20$ ms et $V_{FMAX} = 1.5$ V.
 Loi des mailles : $R_{LED} \cdot I_F + V_F = V_e$. On a alors : $I_F = (V_e - V_F)/R_{LED}$.
 On souhaite que $I_F < I_{FMAX} \rightarrow (V_e - V_F)/R_{LED} < I_{FMAX}$
 On obtient au final :

$$R_{LED} > \frac{V_e - V_F}{I_{FMAX}} = 14.8 \Omega$$

3. Quelle valeur doit-on donner à la résistance R_{LED} pour être sûr que le courant I_D (traversant la diode) soit supérieur à 100 mA ?

REPONSE

Dans la doc (p3), on trouve $V_F = 1.3 \text{ V}$ (typ) pour $I_F = 100 \text{ mA}$ et $t_p = 20 \text{ ms}$ et $V_{FMAX} = 1.5 \text{ V}$.

Loi des mailles : $R \cdot I_F + V_F = V_e$, On a alors : $I_F = (V_e - V_F)/R_{LED}$.

On souhaite que $I_F > 100 \text{ mA} \rightarrow (V_e - V_F)/R_{LED} > 100 \text{ mA}$

On obtient alors :

$$R_{LED} < 35 \Omega$$

GaAs-IR-Lumineszenzdioden

GaAs Infrared Emitters

SFH 415
SFH 416



SFH 415



SFH 416

Wesentliche Merkmale

- GaAs-LED mit sehr hohem Wirkungsgrad
- Hohe Zuverlässigkeit
- Gute spektrale Anpassung an Si-Fotoempfänger
- SFH 415: Gehäusegleich mit SFH 300, SFH 203

Anwendungen

- IR-Fernsteuerung von Fernseh- und Rundfunkgeräten, Videorecordern, Lichtdimmern
- Gerätefernsteuerungen für Gleich- und Wechsellichtbetrieb
- Sensorik
- Diskrete Lichtschranken

Features

- Very highly efficient GaAs-LED
- High reliability
- Spectral match with silicon photodetectors
- SFH 415: Same package as SFH 300, SFH 203

Applications

- IR remote control of hi-fi and TV-sets, video tape recorders, dimmers
- Remote control for steady and varying intensity
- Sensor technology
- Discrete interrupters

Typ Type	Bestellnummer Ordering Code	Gehäuse Package
SFH 415	Q62702-P296	5-mm-LED-Gehäuse (T 1 ³ / ₄), schwarz eingefärbt, Anschluß im 2.54-mm-Raster (1 ¹ / ₁₀ "), Kathodenkennzeichnung: kürzerer Anschluß
SFH 415-U	Q62702-P1137	
SFH 416-R	Q62702-P1139	

Grenzwerte ($T_A = 25\text{ °C}$)

Maximum Ratings

Bezeichnung Parameter	Symbol Symbol	Wert Value	Einheit Unit
Betriebs- und Lagertemperatur Operating and storage temperature range	$T_{op}; T_{stg}$	- 40 ... + 100	°C
Sperrspannung Reverse voltage	V_R	5	V
Durchlaßstrom Forward current	I_F	100	mA
Stoßstrom, $t_p = 10\text{ }\mu\text{s}$, $D = 0$ Surge current	I_{FSM}	3	A
Verlustleistung Power dissipation	P_{tot}	165	mW
Wärmewiderstand Thermal resistance	R_{thJA}	450	K/W

Kennwerte ($T_A = 25\text{ °C}$)

Characteristics

Bezeichnung Parameter	Symbol Symbol	Wert Value	Einheit Unit
Wellenlänge der Strahlung Wavelength at peak emission $I_F = 100\text{ mA}$, $t_p = 20\text{ ms}$	λ_{peak}	950	nm
Spektrale Bandbreite bei 50% von I_{max} Spectral bandwidth at 50% of I_{max} $I_F = 100\text{ mA}$	$\Delta\lambda$	55	nm
Abstrahlwinkel Half angle			
SFH 415	φ	± 17	Grad
SFH 416	φ	± 28	deg.
Aktive Chipfläche Active chip area	A	0.09	mm ²
Abmessungen der aktiven Chipfläche Dimensions of the active chip area	$L \times B$ $L \times W$	0.3×0.3	mm
Abstand Chipoberfläche bis Linsenscheitel Distance chip front to lens top			
SFH 415	H	4.2 ... 4.8	mm
SFH 416	H	3.4 ... 4.0	mm

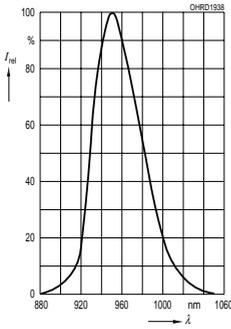
Kennwerte ($T_A = 25\text{ °C}$)

Characteristics (cont'd)

Bezeichnung Parameter	Symbol Symbol	Wert Value	Einheit Unit
Schaltzeiten, I_e von 10% auf 90% und von 90% auf 10%, bei $I_F = 100\text{ mA}$, $R_L = 50\ \Omega$ Switching times, I_e from 10% to 90% and from 90% to 10%, $I_F = 100\text{ mA}$, $R_L = 50\ \Omega$	t_r, t_f	0.5	μs
Kapazität, Capacitance $V_R = 0\text{ V}$, $f = 1\text{ MHz}$	C_o	25	pF
Durchlaßspannung, Forward voltage $I_F = 100\text{ mA}$, $t_p = 20\text{ ms}$ $I_F = 1\text{ A}$, $t_p = 100\ \mu\text{s}$	V_F V_F	1.3 (≤ 1.5) 2.3 (≤ 2.8)	V V
Sperrstrom, Reverse current $V_R = 5\text{ V}$	I_R	0.01 (≤ 1)	μA
Gesamtstrahlungsfluß, Total radiant flux $I_F = 100\text{ mA}$, $t_p = 20\text{ ms}$	Φ_e	22	mW
Temperaturkoeffizient von I_e bzw. Φ_e , $I_F = 100\text{ mA}$ Temperature coefficient of I_e or Φ_e , $I_F = 100\text{ mA}$	TC_I	- 0.5	%/K
Temperaturkoeffizient von V_F , $I_F = 100\text{ mA}$ Temperature coefficient of V_F , $I_F = 100\text{ mA}$	TC_V	- 2	mV/K
Temperaturkoeffizient von λ , $I_F = 100\text{ mA}$ Temperature coefficient of λ , $I_F = 100\text{ mA}$	TC_λ	+ 0.3	nm/K

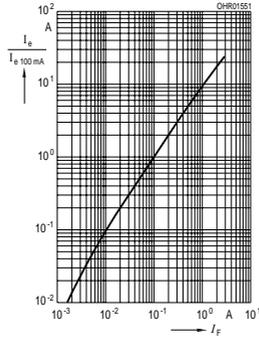
Relative Spectral Emission

$I_{rel} = f(\lambda)$



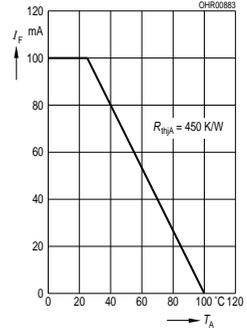
Radiant Intensity $\frac{I_e}{I_e 100 \text{ mA}} = f(I_F)$

Single pulse, $t_p = 20 \mu\text{s}$



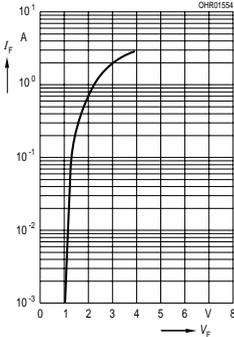
Max. Permissible Forward Current

$I_F = f(T_A)$



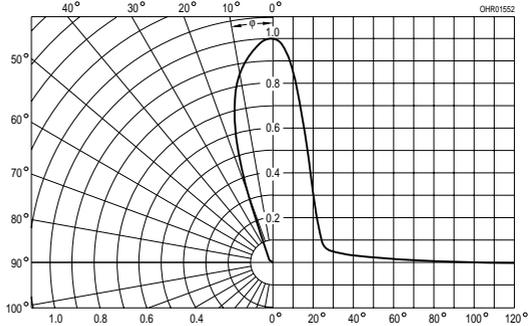
Forward Current

$I_F = f(V_F)$, single pulse, $t_p = 20 \mu\text{s}$



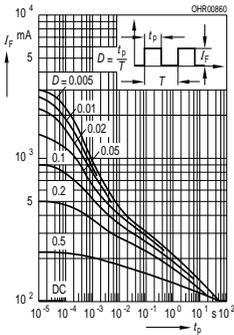
Radiation Characteristics,

SFH 415 $I_{rel} = f(\varphi)$



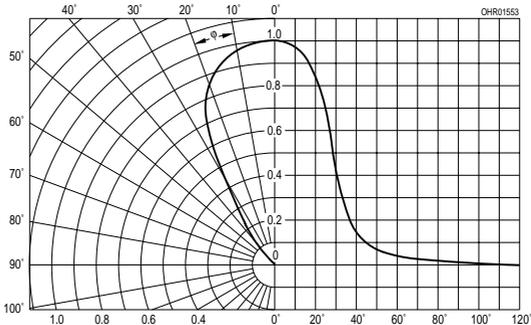
Permissible Pulse Handling

Capability $I_F = f(\tau)$, $T_A = 25^\circ\text{C}$
duty cycle $D =$ parameter



Radiation Characteristics,

SFH 416 $I_{rel} = f(\varphi)$



Continuer sur de bonnes bases

OBJECTIFS

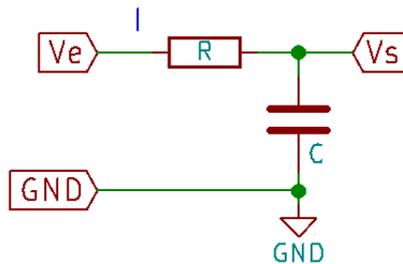
- DÉFINIR UN SYSTÈME LINÉAIRE.
- ANALYSER UN SYSTÈME LINÉAIRE DANS LE TEMPS ET DANS L'ESPACE DES FRÉQUENCES.
- CARACTÉRISER UN SYSTÈME LINÉAIRE.

FICHE(S) A LIRE

- SYSTÈMES LINÉAIRES / SUPERPOSITION
- RÉGIME HARMONIQUE

1. Charge d'une capacité à travers une résistance

On considère le circuit ci-dessous.



1. Donner le lien entre $V_e(t)$, $i(t)$ (courant dans la branche RC) et $V_S(t)$.

REPONSE

La loi des mailles donne :

$$V_e(t) - R \cdot i(t) - V_S(t) = 0$$

2. Donner le lien entre $i(t)$ (courant dans le condensateur) et $V_S(t)$.

REPONSE

On s'intéresse à la charge du condensateur : $q = C \cdot V_S(t)$.

Et au courant : $i = \frac{dq}{dt}$.

On obtient alors le lien suivant :

$$i(t) = C \cdot \frac{dV_S(t)}{dt}$$

3. Donner le lien entre $V_e(t)$ et $V_S(t)$.

REPONSE

D'après les deux questions précédentes,

$$V_e(t) = R \cdot C \frac{dV_S(t)}{dt} + V_S(t)$$

4. Donner l'expression de $V_S(t)$ pour $t > 0$ pour $V_e(t) = E$ (constante). On supposera le condensateur totalement déchargé à $t = 0$ (c'est à dire si $V_S(0) = 0$).

REPONSE

a) On cherche **les solutions de l'équation homogène** :

$$\frac{dV_S(t)}{dt} + \frac{1}{R \cdot C} V_S(t) = 0$$

Ces solutions sont de la forme : $V_{S0}(t) = \lambda \cdot \exp(\frac{-t}{RC})$ avec $\lambda \in \mathbb{R}$

b) On cherche une **solution particulière** de la même forme que le second membre. Dans notre cas,

$$E/RC$$

qui est une constante.

Si $V_{S1}(t) = k$, alors $\frac{dV_{S1}(t)}{dt} = 0$.

On a alors, en reprenant l'équation initiale : $\frac{k}{RC} = \frac{E}{RC}$. Ainsi $k = E$.

c) Les solutions de l'équation sont alors la somme des deux solutions précédentes. Ainsi : $V_S(t) = V_{S0}(t) + V_{S1}(t) = \lambda \cdot \exp(\frac{-t}{RC}) + E$

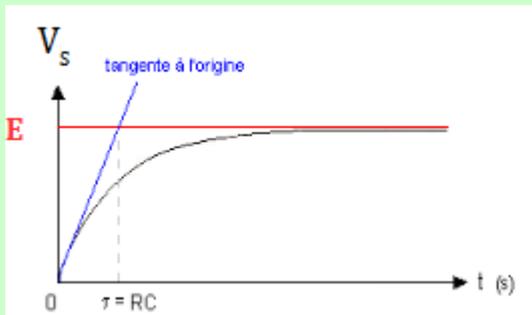
d) On obtient ensuite λ en utilisant la condition initiale, à savoir $V_S(0) = 0$. Ainsi $\lambda = -E$.

On obtient alors l'expression suivante pour $V_S(t)$:

$$V_S(t) = E \cdot (1 - \exp(\frac{-t}{RC}))$$

5. Tracer $V_S(t)$.

REPONSE



6. Donner, si $V_e(t) = 0$ et $V_S(t) = 0$ pour $t < 0$ et $V_e(t) = E$ pour $t > 0$, la valeur de la tension : $V_S(t = RC)$, $V_S(t = 3.RC)$ et $V_S(t = 5.RC)$.

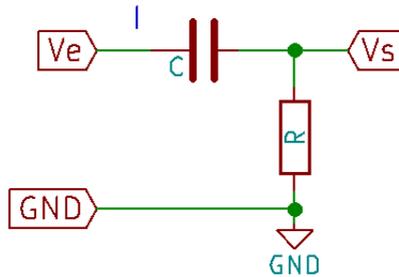
REPONSE

$$V_S(t = RC) = 0.63 \cdot E$$

$$V_S(t = 3.RC) = 0.95 \cdot E$$

$$V_S(t = 5.RC) = 0.99 \cdot E$$

7. Que devient l'expression du signal $V_S(t)$ pour $t > 0$ en fonction de E , R et C si on utilise ce second circuit ?



REPONSE

La tension aux bornes du condensateur $U_C(t)$ évolue de la même manière que dans le montage précédent. Ainsi :

$$U_C(t) = E \cdot (1 - \exp^{-\frac{t}{RC}})$$

De plus, dans ce montage, $V_S(t) = V_E(t) - U_C(t)$. Ainsi, si à $t > 0$ $V_E(t) = E$, on obtient :

$$V_S(t) = E - E \cdot (1 - \exp^{-\frac{t}{RC}})$$

$$V_S(t) = E \cdot \exp^{-\frac{t}{RC}}$$

2. Circuit RC en régime harmonique

On reprend le premier circuit, mais cette fois-ci la tension d'entrée $V_E(t)$ est de forme sinusoïdale de fréquence f_0 .

1. Calculer le courant \underline{I} (courant traversant R et C) en fonction de $\underline{V_E}$ et des différents éléments du circuit.

REPONSE

En régime harmonique, l'ensemble des lois fondamentales de la physique peuvent s'appliquer : loi des mailles, loi d'Ohm, superposition...

Ainsi, on a $\underline{V_E} = R \cdot \underline{I} + \underline{Z_C} \cdot \underline{I}$ avec $\underline{Z_C} = \frac{1}{jC\omega}$

$\underline{V_E} = (R + \underline{Z_C}) \cdot \underline{I}$

On obtient alors :

$$\underline{I} = \frac{j \cdot C \cdot \omega}{1 + j \cdot R \cdot C \cdot \omega} \cdot \underline{V_E}$$

2. Tracer l'évolution de $\underline{I}/\underline{V_E}$ en fonction de ω pour $R = 1 \text{ k}\Omega$ et $C = 1 \mu\text{F}$.

EN COURS DE SEANCE

Il faut passer vite sur les calculs, des logiciels savent le faire plus rapidement que nous (tableur, logiciel de calcul type Matlab...).

Mais prendre le temps pour expliquer la méthode utilisée, à savoir : calculer le module et l'argument du nombre complexe représentant $\underline{I}/\underline{V_E}$ pour différentes valeurs de ω .

Pas besoin de 300 valeurs (sauf si on a accès à une machine pour le calcul).

Il faut juste bien les choisir.

REPOSE

Méthode 1 : tableau

$$|jC\omega| = C\omega \text{ et } \arg(jC\omega) = \pi/2$$

$$|1 + jRC\omega| = \sqrt{1 + (RC\omega)^2} \text{ et } \arg(1 + jRC\omega) = \arctan(RC\omega)$$

$$|H| = |jC\omega|/|1 + jRC\omega| \text{ et } \arg(H) = \arg(jC\omega) - \arg(1 + jRC\omega)$$

ω	$ jC\omega $	$\arg(jC\omega)$	$ 1 + jRC\omega $	$\arg(1 + jRC\omega)$	$ H $	$\arg(H)$
$\rightarrow 0$?	?	?	?	?	?
$\omega_0/10$?	?	?	?	?	?
$\omega_0/5$?	?	?	?	?	?
ω_0	?	?	?	?	?	?
$5 \cdot \omega_0$?	?	?	?	?	?
$10 \cdot \omega_0$?	?	?	?	?	?
$\rightarrow + \text{inf}$?	?	?	?	?	?

Méthode 2 (avec logiciel de calcul) : on peut utiliser un script Matlab pour faire l'affichage :

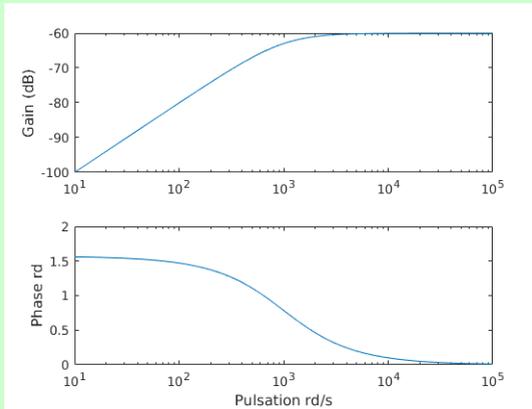
```

%% TD0b - Exercice 2 / RC frequetiel
R = 1e3;
C = 1e-6;
% Vecteur des pulsations de 10^1 à 10^5 sur 101 points
w = logspace(1,5,1001);
% TF du circuit
T = 1j * C * w ./ (1 + 1j * R * C * w);

% Bode en échelle logarithmique
figure;
subplot(2,1,1);
semilogx(w, 20*log10(abs(T)));
ylabel('Gain (dB)');
subplot(2,1,2);
semilogx(w, angle(T));
ylabel('Phase rd');
xlabel('Pulsation rd/s');
    
```

REPOSE

On obtient alors la figure suivante :



3. Calculer $\underline{V_S}/\underline{V_E}$.

REPOSE

$$\underline{V_S} = \underline{Z_C} \cdot \underline{I}$$

$$\underline{V_S} = \frac{1}{j \cdot C \cdot \omega} \cdot \frac{j \cdot C \cdot \omega}{1 + j \cdot R \cdot C \cdot \omega} \cdot \underline{V_E}$$

Ainsi :

$$\frac{\underline{V_S}}{\underline{V_E}} = \frac{1}{1 + j \cdot R \cdot C \cdot \omega}$$

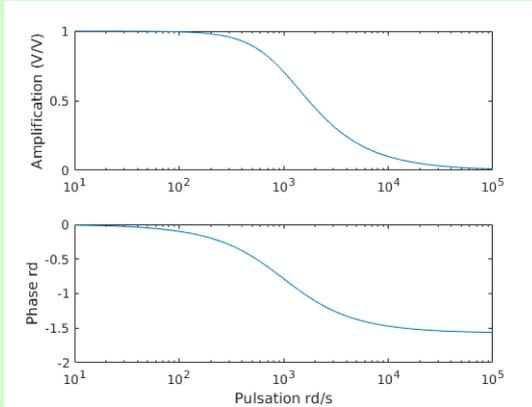
4. Tracer $\underline{V_S}/\underline{V_E}$.

EN COURS DE SEANCE

On répète la méthode pour le calcul. On peut ensuite directement proposer la courbe suivante.

REPOSE

On obtient les courbes suivantes :



5. Tracer $20 \cdot \log(\underline{V}_S/\underline{V}_E)$.

EN COURS DE SEANCE

A partir des points précédents, le calcul est immédiat.

Il faut par contre se concentrer sur l'intérêt d'utiliser l'échelle log, à savoir pouvoir additionner les éléments de base afin de construire une représentation facilement exploitable et comparable à d'autres systèmes linéaires de type filtre.

En appelant :

- $G_{dB}(j\omega) = 20 \cdot \log(H(j\omega))$
- $GA_{dB}(j\omega) = 20 \cdot \log(A(j\omega))$
- $GB_{dB}(j\omega) = 20 \cdot \log(B(j\omega))$

et

- si $H(j\omega) = A(j\omega) \cdot B(j\omega)$ alors $G_{dB}(j\omega) = GA_{dB}(j\omega) + GB_{dB}(j\omega)$
- si $H(j\omega) = A(j\omega)/B(j\omega)$ alors $G_{dB}(j\omega) = GA_{dB}(j\omega) - GB_{dB}(j\omega)$

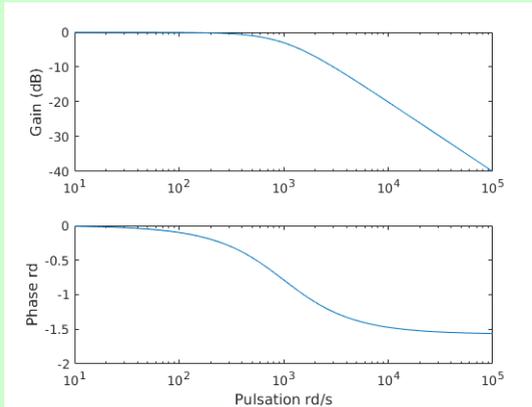
On peut faire de même avec les arguments des nombres complexes.

En représentant $G_{dB}(j\omega)$ et $\arg(H(j\omega))$ sur un même graphique, on parle alors d'un **diagramme de Bode**.

Sera revu dans le TD2 avec la mise en cascade de plusieurs blocs.

REPONSE

On a
On obtient les courbes suivantes :



6. Quel signal obtient-on en sortie si on applique un signal carré de fréquence 100 Hz et d'amplitude 1 V en entrée de ce système ?

EN COURS DE SEANCE

Rappeler qu'un signal carré est une décomposition d'une infinité de signaux sinusoïdaux à des fréquences multiples (harmoniques) de la fréquence fondamentale. Décomposition en série de Fourier (en lien avec la transformée de Fourier).

Il est important aussi ici de rappeler que le principe de superposition s'applique (car système linéaire). Ainsi le signal de sortie est la somme des contributions de toutes les composantes fréquentielles du signal d'entrée.

FORMULE ? GRAPHE ?

REPONSE

Un signal carré de fréquence f_0 est une série de signaux sinusoïdaux de fréquences égales à $f_0, 3f_0, 5f_0, \dots$

Ainsi le fondamental à $f_0 = 100$ Hz étant dans la bande passante du filtre est conservé. Les autres harmoniques de fréquence supérieure à la bande-passante du filtre (ici $1/(2\pi RC) = 160$ Hz) sont de plus en plus atténués selon qu'ils s'écartent de la bande-passante.

Le signal résultant aura une forme sinusoïdale de fréquence 100 Hz.

Pré-amplifier un signal analogique

OBJECTIFS

- DÉCOUVRIR LES AMPLIFICATEURS LINÉAIRES INTÉGRÉS (ALI).
- ENUMÉRER LES PARAMÈTRES IMPORTANTS D'UN ALI.
- UTILISER LES ALI DANS DES MONTAGES DE BASE, EN MODE LINÉAIRE.

FICHE(S) A LIRE

- AMPLIFICATEUR LINÉAIRE INTÉGRÉ / PRINCIPE ET MONTAGES DE BASE

1. Documentation technique TL081

1. Quels sont les paramètres électriques importants pour un ALI ?

REPOSE

- Tension d'alimentation (*Supply Voltage*) : 18 V
- Tension d'entrée différentielle maximale : 30 V
- Amplification différentielle (A_{VD}) : 200 V / mV
- Gain unitaire (B_1) : 3 MHz
- Impédance d'entrée (r_i) : $10^{12} \Omega$
- Slew Rate (SR) : 13 V/ μ s
- Format du boîtier : dernière page de la doc fournie - PDIP, SOIC...

On peut s'appuyer sur les diapos associées à la doc du TL081.

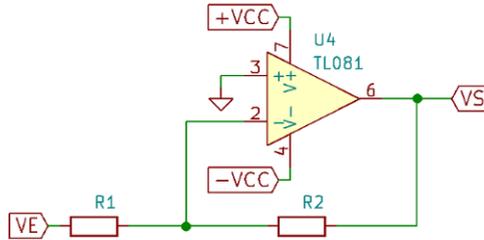
Il faut insister un peu sur le fait que la bande-passante est directement liée au gain du système total : le produit gain bande-passante est constant (d'où le nom de gain unitaire en MHz).

2. Rappeler la relation entre les entrées V_+ et V_- et la sortie V_S d'un ALI.

REPOSE

$$V_S = A_{VD} \cdot (V_+ - V_-)$$

avec $A_{VD} = 200 \text{ V/mV} = 2 \cdot 10^5$



3. Donner alors la relation entre V_S et V_E du circuit suivant.

REPONSE

On calcule d'abord les potentiels $V+$ et $V-$ en entrée de l'ALI :

$$V- = \frac{\frac{V_S}{R_2} + \frac{V_E}{R_1}}{\frac{1}{R_2} + \frac{1}{R_1}} \text{ (théorème de Millman)}$$

$$V+ = 0$$

$$V- = \frac{V_S \cdot R_1}{R_1 + R_2} + \frac{V_E \cdot R_1}{R_1 + R_2}$$

(théorème de Millman)

On calcule ensuite le potentiel de sortie avec la formule de la question 2 :

$$V_S = A \cdot (V+ - V-)$$

$$\text{On obtient alors : } V_S = A \cdot \left(\frac{-V_S \cdot R_1 - V_E \cdot R_2}{R_1 + R_2} \right)$$

Ainsi :

$$V_S \cdot (R_1 + R_2 + A \cdot R_1) = -V_E \cdot A \cdot R_2$$

$$\frac{V_S}{V_E} = -\frac{R_2}{R_1} \cdot \frac{A}{A + \frac{R_1 + R_2}{R_1}}$$

EN COURS DE SEANCE

On donne souvent la relation suivante pour un amplificateur inverseur : $V_S / V_E = -R_2 / R_1$.

L'hypothèse faite est la suivante : $V_+ = V_-$.

Les potentiels d'entrée de l'ALI sont égaux lorsqu'on est en régime linéaire (c'est à dire lorsqu'il y a une rétro-action entre la sortie de l'ALI et l'entrée inverseuse par l'intermédiaire d'un dipôle - ou ensemble de dipôles).

On passe de l'expression obtenue à la question 3 à celle-ci lorsqu'on suppose que $A \gg \frac{R_1 + R_2}{R_1}$

Démonstration

On souhaite montrer ici l'erreur commise sur la valeur de l'amplification entre la formule complète (incluant l'amplification différentielle) et l'approximation faite en régime linéaire, en fonction de l'amplification $\frac{R_2}{R_1}$ voulue sur le système.

Pour cela, on fixe $A = 15 \cdot 10^3$ à la valeur minimale trouvée dans la documentation technique du **TL081** (par exemple) et on fait varier le rapport $\frac{R_2}{R_1}$ de 2 à 10^3 .

On peut par exemple utiliser le script Matlab suivant :

```
% k : amplification (R2 + R1) / R1 d'un ampli non inverseur
% A : gain de l'ALI en boucle ouverte
R2 = logspace(0, 3, 101);
R1 = 1;
A = 15e3;
k = (R2 + R1) ./ R1;
m = -R2./R1
T = m * A ./ (A + k);

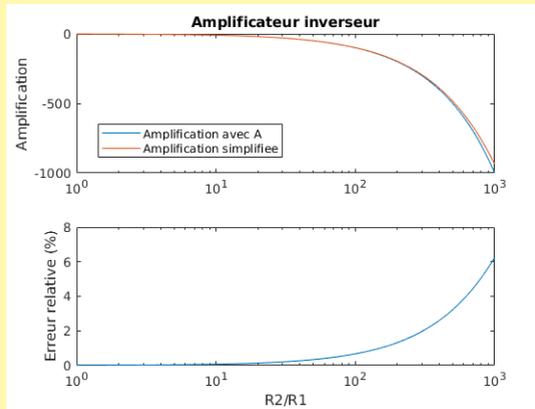
erreur = (m - T) ./ m * 100;

figure;
subplot(2,1,1);
semilogx(R2./R1, -R2./R1, R2./R1, T);
legend('Amplification avec A', 'Amplification simplifiée');
title('Amplificateur inverseur');
ylabel('Amplification');
subplot(2,1,2);
semilogx(R2./R1, erreur);
ylabel('Erreur relative (%)');
```

```
xlabel('R2/R1');
}
```

EN COURS DE SEANCE

On obtient alors la figure suivante :

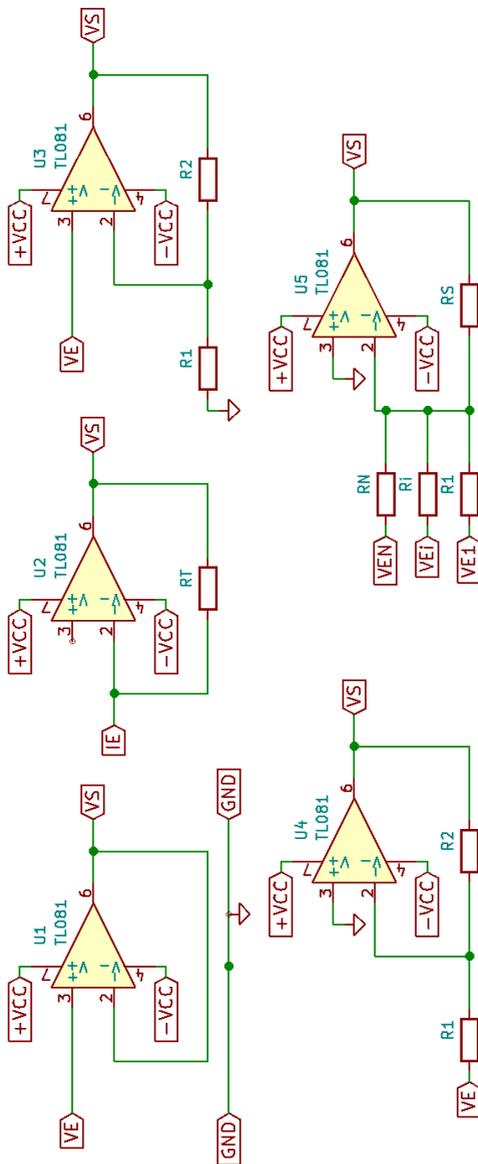


On peut voir que pour des valeurs d'amplification inférieure à 100 (en valeur absolue), l'erreur commise est inférieure à 1%.

2. Montages autour des amplificateurs linéaires intégrés

On s'intéresse aux montages de la page suivante, autour d'amplificateurs linéaires intégrés.

Donner les relations entre les grandeurs de sortie (V_S), les grandeurs d'entrée (V_E ou I_E) et des différents éléments des montages autour de $U1$, $U2$, $U3$, $U4$ et $U5$.



REPONSE

Montage A : Suiveur

$$V_+ = V_- \quad \text{et} \quad V_+ = V_{SA} \text{ et } V_+ = V_A$$

$$V_{SA} = V_A$$

Montage B : Transimpédance

$$V_+ = V_- = 0 \quad \text{et} \quad R_T \cdot I_B = -V_{SB} - V_-$$

$$V_{SB} = -R_T \cdot I_B$$

Montage C : Non-inverseur

$$V_+ = V_- \quad \text{et} \quad I_+ = I_-$$

$$V_+ = V_C \quad \text{et} \quad V_- = V_{SC} \cdot \frac{R_1}{R_1 + R_2}$$

$$V_{SC} = \left(1 + \frac{R_2}{R_1}\right) \cdot V_C$$

Montage D : Inverseur

$$V_+ = V_- \quad \text{et} \quad I_+ = I_-$$

$$V_D = R_1 \cdot I_D \quad \text{et} \quad V_{SD} = -R_2 \cdot I_D$$

$$V_{SD} = -\frac{R_2}{R_1} \cdot V_D$$

REPONSE

Montage E : Sommateur inverseur

$$V_+ = V_- \quad \text{et} \quad I_+ = I_-$$

Loi des noeuds en V_- : $I_S = I_1 + I_2 + I_3$ (en appelant I_S le courant transversant R_S et allant vers la sortie V_{SD}).

On a alors : $I_S = -V_{SD}/R_S$

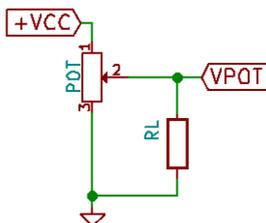
Et : $I_n = V_{En}/R_n$ (où $n \in \{1, 2, 3\}$).

$$V_{SD} = -R_S \cdot \left(\frac{V_{E1}}{R_1} + \frac{V_{E2}}{R_2} + \frac{V_{E3}}{R_3}\right)$$

Ce résultat peut-être étendu à N entrées.

3. Capteur et mise en forme (EXAM 2015)

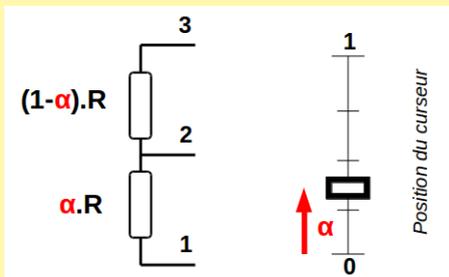
On s'intéresse dans un premier temps à un potentiomètre câblé de cette façon :



1. Calculer le potentiel V_{POT} .

EN COURS DE SEANCE

On peut rappeler ce qu'est un potentiomètre et refaire le calcul du pont diviseur associé.



REPOSE

On peut calculer dans un premier temps la résistance équivalente entre V_{POT} et la masse.

On obtient $R_{eq} = R_L // \alpha \cdot P$.

$$R_{eq} = \frac{R_L \cdot \alpha \cdot P}{R_L + \alpha \cdot P}$$

On peut poser : $R_L = \beta \cdot P$.

$$R_{eq} = \frac{\alpha\beta P}{\alpha + \beta}$$

Ensuite, on peut calculer le potentiel V_{POT} par un pont diviseur :

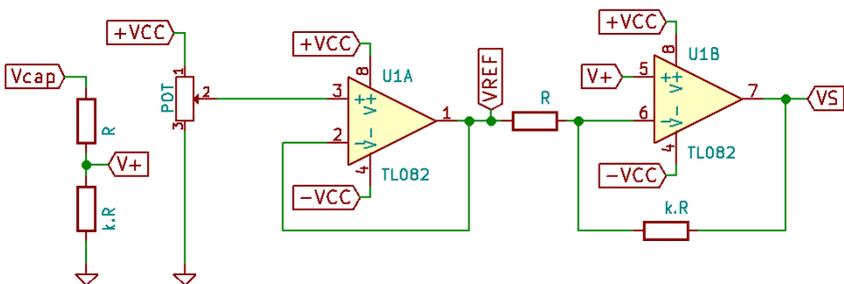
$$V_{POT} = \frac{R_{eq}}{R_{eq} + (1-\alpha)P} \cdot V_{CC}$$

On obtient alors :

$$\frac{V_{POT}}{V_{CC}} = \frac{\alpha\beta}{\alpha + \beta} \cdot \frac{1}{\frac{\alpha\beta}{\alpha + \beta} + (1 - \alpha P)}$$

En faisant tendre β vers l'infini (c'est à dire R_L devient grande), on retrouve le résultat : $V_{POT} = \alpha V_{CC}$.

On se propose à présent d'étudier le système de **mise en forme** d'un **capteur de force**. Voici le montage utilisé pour mettre en forme le signal provenant du capteur :



2. Quel est le mode de fonctionnement des deux amplificateurs linéaires intégrés (ALI U1A et U1B) ?

REPONSE

Les deux ALI fonctionnent en mode linéaire (contre réaction entre l'entrée inverseuse et la sortie).

On a alors $V_+ = V_-$.

3. ALI U1A - Quel est le montage utilisé autour de l'ALI U1A ? Quel est son intérêt ? Que vaut V_{REF} en fonction de α (réglage du potentiomètre P) et de V_{CC} ?

REPONSE

Le montage utilisé autour de l'ALI1 est un montage suiveur. Il permet d'adapter l'impédance entre deux parties d'un système et ainsi fournir suffisamment de courant à la charge connectée.

$$V_{REF} = \alpha \cdot V_{CC}$$

4. ALI U1B - Donner la relation entre V_S , V_{CAP} et V_{REF} .

REPONSE

On calcule V_- à l'aide du théorème de Millman puis V_+ à l'aide d'un pont diviseur de tension.

$$\text{On obtient au final : } V_S = k \cdot (V_{CAP} - V_{REF})$$

5. Les ALI sont alimentés en symétrique entre $+V_{CC}$ et $-V_{CC}$. Quelle est la différence maximale entre V_{CAP} et V_{REF} que l'on peut mesurer à l'aide de ce système ? On choisira $V_{CC} = 15$ V pour les applications numériques.

REPONSE

La tension en sortie de l'AOP est limitée par la tension d'alimentation V_{CC} , la différence maximale de tension décelable sera donc $V_{CAP} - V_{REF} = V_{CC}/k$.

TL08xx JFET-Input Operational Amplifiers

1 Features

- Low Power Consumption: 1.4 mA/ch Typical
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias Current: 30 pA Typical
- Low Input Offset Current: 5 pA Typical
- Output Short-Circuit Protection
- Low Total Harmonic Distortion: 0.003% Typical
- High Input Impedance: JFET Input Stage
- Latch-Up-Free Operation
- High Slew Rate: 13 V/ μ s Typical
- Common-Mode Input Voltage Range Includes V_{CC+}

2 Applications

- Tablets
- White goods
- Personal electronics
- Computers

3 Description

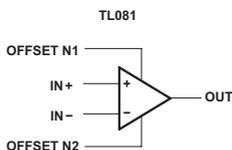
The TL08xx JFET-input operational amplifier family is designed to offer a wider selection than any previously developed operational amplifier family. Each of these JFET-input operational amplifiers incorporates well-matched, high-voltage JFET and bipolar transistors in a monolithic integrated circuit. The devices feature high slew rates, low input bias and offset currents, and low offset-voltage temperature coefficient.

Device Information⁽¹⁾

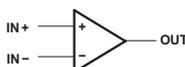
PART NUMBER	PACKAGE	BODY SIZE (NOM)
TL084xD	SOIC (14)	8.65 mm × 3.91 mm
TL08xxFK	LCCC (20)	8.89 mm × 8.89 mm
TL084xJ	CDIP (14)	19.56 mm × 6.92 mm
TL084xN	PDIP (14)	19.3 mm × 6.35 mm
TL084xNS	SO (14)	10.3 mm × 5.3 mm
TL084xPW	TSSOP (14)	5.0 mm × 4.4 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.

Schematic Symbol

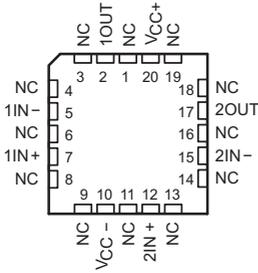


TL082 (EACH AMPLIFIER)
TL084 (EACH AMPLIFIER)

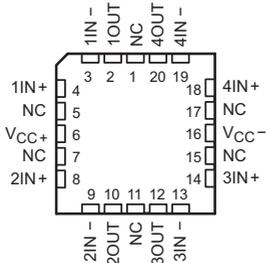


5 Pin Configuration and Functions

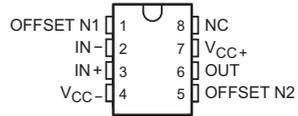
TL082 FK Package
20-Pin LCCC
Top View



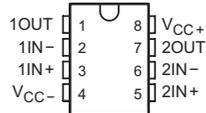
TL084 FK Package
20-Pin LCCC
Top View



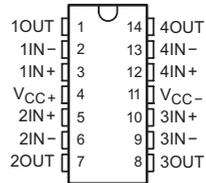
TL081 and TL081x D, P, and PS Package
8-Pin SOIC, PDIP, and SO
Top View



TL082 and TL082x D, J, G, P, PS and PW Package
8-Pin SOIC, CDIP, PDIP, SO, and TSSOP
Top View



TL084 and TL084x D, J, N, NS and PW Package
14-Pin SOIC, CDIP, PDIP, SO, and TSSOP
Top View



Pin Functions

NAME	PIN					I/O	DESCRIPTION
	TL081	TL082		TL084			
	SOIC, PDIP, SO	SOIC, CDIP, PDIP, SO, TSSOP	LCCC	SOIC, CDIP, PDIP, SO, TSSOP	LCCC		
1IN-	—	2	5	2	3	I	Negative input
1IN+	—	3	7	3	4	I	Positive input
1OUT	—	1	2	1	2	O	Output
2IN-	—	6	15	6	9	I	Negative input
2IN+	—	5	12	5	8	I	Positive input
2OUT	—	7	17	7	10	O	Output
3IN-	—	—	—	9	13	I	Negative input
3IN+	—	—	—	10	14	I	Positive input
3OUT	—	—	—	8	12	O	Output
4IN-	—	—	—	13	19	I	Negative input
4IN+	—	—	—	12	18	I	Positive input
4OUT	—	—	—	14	20	O	Output

6 Specifications

6.1 Absolute Maximum Ratings

 over operating free-air temperature range (unless otherwise noted)⁽¹⁾

		MIN	MAX	UNIT	
V _{CC+}	Supply voltage ⁽²⁾		18	V	
V _{CC-}			-18		
V _{ID}	Differential input voltage ⁽³⁾		±30	V	
V _I	Input voltage ⁽²⁾⁽⁴⁾		±15	V	
	Duration of output short circuit ⁽⁵⁾		Unlimited		
	Continuous total power dissipation	See Dissipation Rating Table			
T _A	Operating free-air temperature	TL08_C TL08_AC TL08_BC	0	70	°C
		TL08_I	-40	85	
		TL084Q	-40	125	
		TL08_M	-55	125	
	Operating virtual junction temperature		150	°C	
T _C	Case temperature for 60 seconds	FK package	TL08_M	260	°C
	Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	J or JG package	TL08_M	300	°C
T _{stg}	Storage temperature		-65	150	°C

- Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions* is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- All voltage values, except differential voltages, are with respect to the midpoint between V_{CC+} and V_{CC-}.
- Differential voltages are at IN+, with respect to IN-.
- The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.
- The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

6.2 ESD Ratings

		VALUE	UNIT	
V _(ESD)	Electrostatic discharge	Human body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	1000	V
		Charged-device model (CDM), per JEDEC specification JESD22-C101 ⁽²⁾	1500	

- JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.
- JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.

6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

		MIN	MAX	UNIT	
V _{CC+}	Supply voltage	5	15	V	
V _{CC-}	Supply voltage	-5	-15	V	
V _{CM}	Common-mode voltage	V _{CC-} + 4	V _{CC+} - 4	V	
T _A	Ambient temperature	TL08xM	-55	125	°C
		TL08xQ	-40	125	
		TL08xl	-40	85	
		TL08xC	0	70	

**TL081, TL081A, TL081B, TL082, TL082A
TL082B, TL084, TL084A, TL084B**

SLOS0811 – FEBRUARY 1977 – REVISED MAY 2015

www.ti.com
6.4 Thermal Information

THERMAL METRIC ⁽¹⁾		TL08xx								UNIT
		D (SOIC)		N (PDIP)	NS (SO)	P (PDIP)	PS (SO)	PW (TSSOP)		
		8 PINS	14 PINS	14 PINS	14 PINS	{PIN COUNT} PINS	{PIN COUNT} PINS	8 PINS	14 PINS	
R _{θJA}	Junction-to-ambient thermal resistance ⁽²⁾⁽³⁾	97	86	76	80	85	95	149	113	°C/W

- (1) For more information about traditional and new thermal metrics, see the *Semiconductor and IC Package Thermal Metrics* application report, [SPRA953](#).
- (2) Maximum power dissipation is a function of T_{J(max)}, R_{θJA}, and T_A. The maximum allowable power dissipation at any allowable ambient temperature is P_D = (T_{J(max)} – T_A) / R_{θJA}. Operating at the absolute maximum T_J of 150°C can affect reliability.
- (3) The package thermal impedance is calculated in accordance with JESD 51-7.

6.5 Electrical Characteristics for TL08xC, TL08xxC, and TL08xI

 V_{CC±} = ±15 V (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T _A ⁽¹⁾	TL081C, TL082C, TL084C			TL081AC, TL082AC, TL084AC			TL081BC, TL082BC, TL084BC			TL081I, TL082I, TL084I			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V _{IO}	Input offset voltage V _O = 0, R _S = 50 Ω	25°C	3 15			3 6			2 3			3 6			mV
		Full range	20			7.5			5			9			
α _{VIO}	Temperature coefficient of input offset voltage V _O = 0, R _S = 50 Ω	Full range	18			18			18			18			μV/°C
I _{IO}	Input offset current ⁽²⁾ V _O = 0	25°C	5 200			5 100			5 100			5 100			pA
		Full range	2			2			2			10			nA
I _{IB}	Input bias current ⁽²⁾ V _O = 0	25°C	30 400			30 200			30 200			30 200			pA
		Full range	10			7			7			20			nA
V _{ICR}	Common-mode input voltage range	25°C	±11	-12 to 15		±11	-12 to 15		±11	-12 to 15		±11	-12 to 15		V
V _{OM}	Maximum peak output voltage swing R _L = 10 kΩ R _L ≥ 2 kΩ	25°C	±12	±13.5		±12	±13.5		±12	±13.5		±12	±13.5		V
		Full range	±10	±12		±10	±12		±10	±12		±10	±12		
A _{VD}	Large-signal differential voltage amplification V _O = ±10 V, R _L ≥ 2 kΩ	25°C	25	200		50	200		50	200		50	200		V/mV
Full range			15			15			25			25			
B ₁	Unity-gain bandwidth	25°C	3			3			3			3			MHz
r _i	Input resistance	25°C	10 ¹²			10 ¹²			10 ¹²			10 ¹²			Ω
CMRR	Common-mode rejection ratio V _{IC} = V _{ICRmin} , V _O = 0, R _S = 50 Ω	25°C	70	86		75	86		75	86		75	86		dB
k _{SVR}	Supply-voltage rejection ratio (ΔV _{CC±} /ΔV _{IO}) V _{CC} = ±15 V to ±9 V, V _O = 0, R _S = 50 Ω	25°C	70	86		80	86		80	86		80	86		dB

- (1) All characteristics are measured under open-loop conditions with zero common-mode voltage, unless otherwise specified. Full range for T_A is 0°C to 70°C for TL08_C, TL08_AC, TL08_BC and -40°C to 85°C for TL08_I.
- (2) Input bias currents of an FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive, as shown in [Figure 13](#). Pulse techniques must be used that maintain the junction temperature as close to the ambient temperature as possible.

Electrical Characteristics for TL08xC, TL08xxC, and TL08xl (continued)
 $V_{CC\pm} = \pm 15\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	$T_A^{(1)}$	TL081C, TL082C, TL084C			TL081AC, TL082AC, TL084AC			TL081BC, TL082BC, TL084BC			TL081I, TL082I, TL084I			UNIT			
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX				
I_{CC}	Supply current (each amplifier)	$V_O = 0$, No load	25°C			1.4			2.8			1.4			2.8			mA
V_{OI}/V_{O2}	Crosstalk attenuation	$A_{VD} = 100$	25°C			120			120			120			120			dB

6.6 Electrical Characteristics for TL08xM and TL084x
 $V_{CC\pm} = \pm 15\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS ⁽¹⁾	T_A	TL081M, TL082M			TL084Q, TL084M			UNIT									
			MIN	TYP	MAX	MIN	TYP	MAX										
V_{IO}	Input offset voltage	$V_O = 0$, $R_S = 50\ \Omega$	25°C			3			6			3			9			mV
			Full range						9			15						
α_{VIO}	Temperature coefficient of input offset voltage	$V_O = 0$, $R_S = 50\ \Omega$	Full range			18			18			18			$\mu\text{V}/^\circ\text{C}$			
I_{IO}	Input offset current ⁽²⁾	$V_O = 0$	25°C			5			100			5			100			pA
			125°C						20			20						
I_{IB}	Input bias current ⁽²⁾	$V_O = 0$	25°C			30			200			30			200			pA
			125°C						50			50						
V_{ICR}	Common-mode input voltage range		25°C			± 11			-12 to 15			± 11			-12 to 15			V
V_{OM}	Maximum peak output voltage swing	$R_L = 10\ \text{k}\Omega$	25°C			± 12			± 13.5			± 12			± 13.5			V
		$R_L \geq 10\ \text{k}\Omega$	Full range			± 12			± 12			± 12			± 12			
		$R_L \geq 2\ \text{k}\Omega$	Full range			± 10			± 12			± 10			± 12			
A_{VD}	Large-signal differential voltage amplification	$V_O = \pm 10\ \text{V}$, $R_L \geq 2\ \text{k}\Omega$	25°C			25			200			25			200			V/mV
			Full range			15			15			15			15			
B_1	Unity-gain bandwidth		25°C			3			3			3			MHz			
r_i	Input resistance		25°C			10^{12}			10^{12}			10^{12}			Ω			
CMRR	Common-mode rejection ratio	$V_{IC} = V_{ICR\text{min}}$, $V_O = 0$, $R_S = 50\ \Omega$	25°C			80			86			80			86			dB
k_{SVR}	Supply-voltage rejection ratio ($\Delta V_{CC}/\Delta V_{IO}$)	$V_{CC} = \pm 15\ \text{V}$ to $\pm 9\ \text{V}$, $V_O = 0$, $R_S = 50\ \Omega$	25°C			80			86			80			86			dB
I_{CC}	Supply current (each amplifier)	$V_O = 0$, No load	25°C			1.4			2.8			1.4			2.8			mA
V_{OI}/V_{O2}	Crosstalk attenuation	$A_{VD} = 100$	25°C			120			120			120			120			dB

(1) All characteristics are measured under open-loop conditions, with zero common-mode input voltage, unless otherwise specified.

(2) Input bias currents of a FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive, as shown in Figure 13. Pulse techniques must be used that maintain the junction temperatures as close to the ambient temperature as possible.

6.7 Operating Characteristics
 $V_{CC\pm} = \pm 15\ \text{V}$, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT		
SR	Slew rate at unity gain	$V_i = 10\ \text{V}$, $R_L = 2\ \text{k}\Omega$, $C_L = 100\ \text{pF}$, See Figure 19			8 ⁽¹⁾	13	V/ μs
		$V_i = 10\ \text{V}$, $R_L = 2\ \text{k}\Omega$, $C_L = 100\ \text{pF}$, $T_A = -55^\circ\text{C}$ to 125°C , See Figure 19			5 ⁽¹⁾		

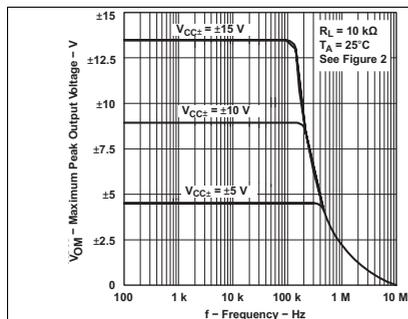
(1) On products compliant to MIL-PRF-38535, this parameter is not production tested.

6.9 Typical Characteristics

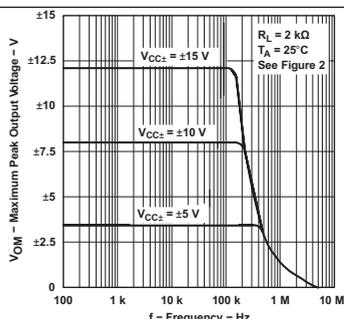
Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices. The Figure numbers referenced in the following graphs are located in [Parameter Measurement Information](#).

Table 1. Table of Graphs

			Figure
V_{OM}	Maximum peak output voltage	versus Frequency	Figure 1, Figure 2, Figure 3
		versus Free-air temperature	
A_{VD}	Large-signal differential voltage amplification	versus Free-air temperature	Figure 7 Figure 8
	Differential voltage amplification	versus Frequency with feed-forward compensation	
P_D	Total power dissipation	versus Free-air temperature	Figure 10
I_{CC}	Supply current	versus Free-air temperature	Figure 11 Figure 12
		versus Supply voltage	
I_{IB}	Input bias current	versus Free-air temperature	Figure 13
	Large-signal pulse response	versus Time	Figure 14
V_O	Output voltage	versus Elapsed time	Figure 15
CMRR	Common-mode rejection ratio	versus Free-air temperature	Figure 16
V_n	Equivalent input noise voltage	versus Frequency	Figure 17
THD	Total harmonic distortion	versus Frequency	Figure 18



**Figure 1. Maximum Peak Output Voltage
vs
Frequency**



**Figure 2. Maximum Peak Output Voltage
vs
Frequency**

TL081, TL081A, TL081B, TL082, TL082A
TL082B, TL084, TL084A, TL084B

SLOS0811 – FEBRUARY 1977 – REVISED MAY 2015

www.ti.com

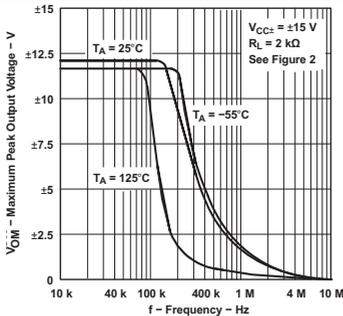


Figure 3. Maximum Peak Output Voltage vs Frequency

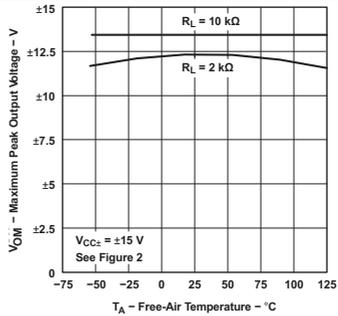


Figure 4. Maximum Peak Output Voltage vs Free-Air Temperature

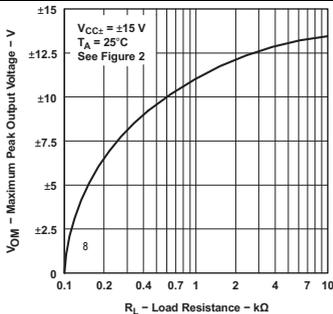


Figure 5. Maximum Peak Output Voltage vs Load Resistance

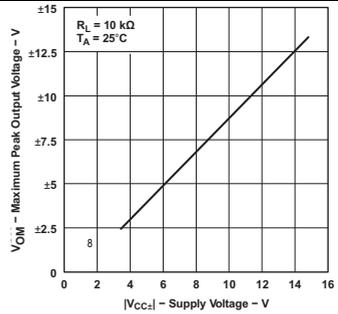


Figure 6. Maximum Peak Output Voltage vs Supply Voltage

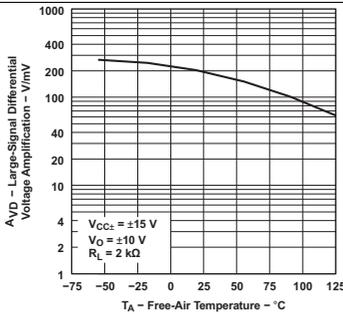


Figure 7. Large-Signal Differential Voltage Amplification vs Free-Air Temperature

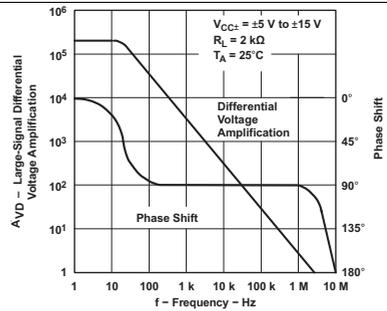
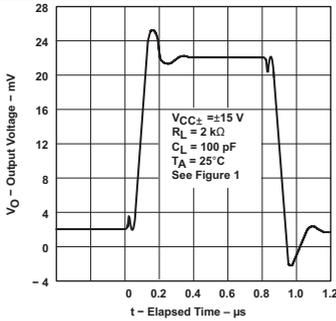


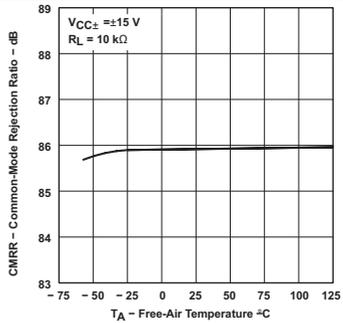
Figure 8. Large-Signal Differential Voltage Amplification and Phase Shift vs Frequency

**TL081, TL081A, TL081B, TL082, TL082A
TL082B, TL084, TL084A, TL084B**

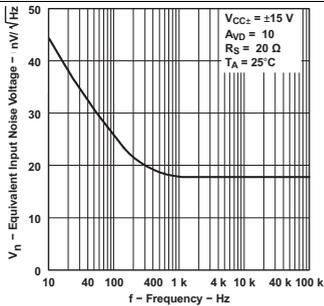
SLOS0811 – FEBRUARY 1977 – REVISED MAY 2015

www.ti.com


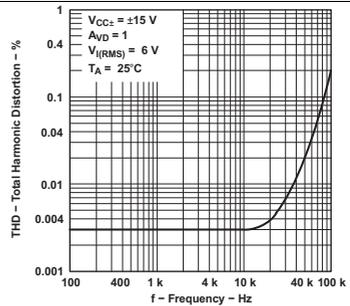
**Figure 15. Output Voltage
vs
Elapsed Time**



**Figure 16. Common-Mode Rejection Ratio
vs
Free-Air Temperature**



**Figure 17. Equivalent Input Noise Voltage
vs
Frequency**



**Figure 18. Total Harmonic Distortion
vs
Frequency**

7 Parameter Measurement Information

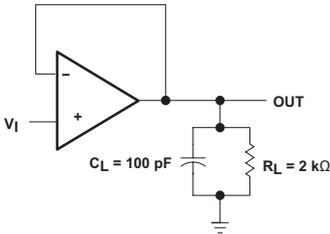


Figure 19. Test Figure 1

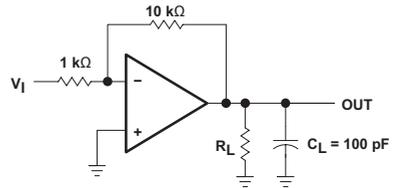


Figure 20. Test Figure 2

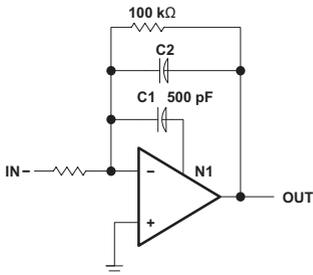


Figure 21. Test Figure 3

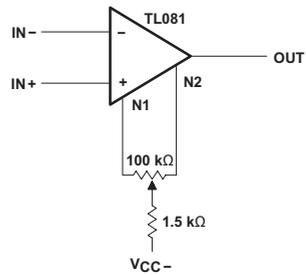


Figure 22. Test Figure 4

Filtrer une composante fréquentielle

OBJECTIFS

- REPRÉSENTER LA RÉPONSE EN FRÉQUENCE D'UN SYSTÈME LINÉAIRE.
- CALCULER LA FONCTION DE TRANSFERT D'UN FILTRE LINÉAIRE DU 1ER ET DU 2EME ORDRE.
- CARACTÉRISER UN FILTRE LINÉAIRE.

FICHE(S) A LIRE

- SYSTÈMES LINÉAIRES / SUPERPOSITION
- RÉGIME HARMONIQUE
- FILTRAGE / ANALYSE HARMONIQUE / ORDRE 1
- FILTRAGE ACTIF / ANALYSE HARMONIQUE / ORDRE 2

1. En partant d'une application

On cherche à capter un **signal lumineux** provenant d'une source, type Li-Fi, plongée dans un éclairage ambiant "classique".

Le signal à capter possède deux fréquences particulières f_A et f_B telles que $100 \text{ Hz} \ll f_A < f_B$.

1. Rappeler les caractéristiques fréquentielles d'un éclairage ambiant "classique".

REPOSE

Les ampoules standard sont alimentées sur le réseau EDF qui a une fréquence de 50 Hz.

La lumière émise est liée à la puissance consommée, $p = u \cdot i$. En supposant que le système est purement résistif, on a alors $u = R \cdot i$ et donc $p = R \cdot i^2$.

i étant sinusoïdal, on obtient alors un signal en carré d'un sinus, soit une composante continue et un sinus à 2 fois la fréquence (on peut refaire le calcul à partir des formules de trigonométrie).

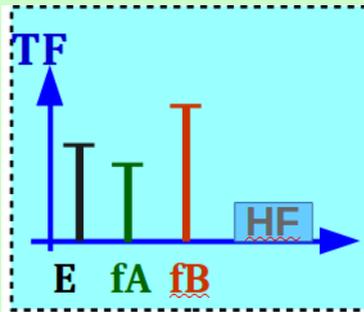
La lumière émise "clignote" alors à 100 Hz.

EN COURS DE SEANCE

Il est également possible ici de rappeler les liens entre l'espace temporel et l'espace fréquentiel. Le passage par la Transformée de Fourier.

2. Tracer le spectre du signal reçu par le système de photodétection.

REPONSE



EN COURS DE SEANCE

Il faut insister sur le fait que cette représentation dans l'espace des fréquences permet rapidement de comparer des systèmes.

Il faut aussi rappeler que l'axe des abscisses est souvent en échelle logarithmique, l'information en ordonnée étant aussi souvent en dB (et donc une échelle logarithmique également...).

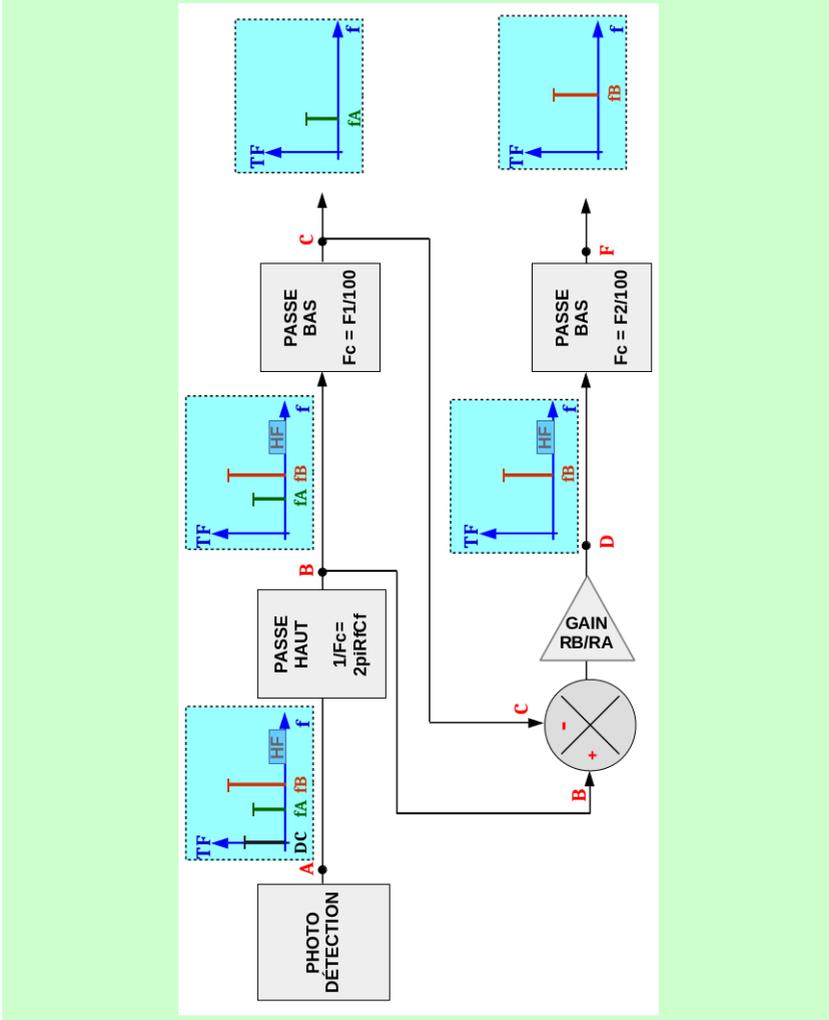
3. Proposer une solution pour isoler chacune des composantes fréquentielles f_A et f_B du signal reçu.

EN COURS DE SEANCE

Rappeler ici qu'il n'y a pas besoin du schéma électrique complet. On ne cherche que les briques indispensables à cette détection. Le résultat obtenu sera un **schéma fonctionnel** (bloc par bloc).

REPOSE

Une solution possible est celle proposée dans l'examen de 2018 :



2. Filtre actif

On s'intéresse à présent au montage de la figure 1.

1. Donner le comportement asymptotique de ce système.

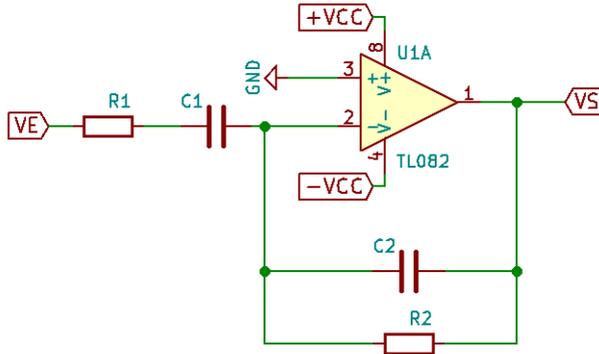


FIGURE 1 – Filtre actif

REPONSE

Pour $\omega \rightarrow 0$, on a $Z_C \rightarrow +\infty$ et ainsi V_E n'est pas relié à $V-$ et donc $V_S = 0$. Pour $\omega \rightarrow +\infty$, on a $Z_C \rightarrow 0$ et donc V_S relié à $V-$. Comme l'ALI fonctionne en linéaire, $V- = 0$ donc $V_S = 0$.

EN COURS DE SEANCE

Apporter des précisions sur le comportement lorsque $\omega \rightarrow \frac{1}{R_1 \cdot C_1}, \frac{1}{R_2 \cdot C_2}$. Pour arriver au comportement passe-bande.

- Calculer les potentiels $V-$ et $V+$ en fonction de V_E et de V_S .

REPONSE

$$V+ = 0$$

Pour calculer $V-$, on peut utiliser le théorème de Millman.

$$V- = \frac{\frac{V_E}{Z_1} + \frac{V_S}{Z_2}}{\frac{1}{Z_1} + \frac{1}{Z_2}}$$

avec $Z_1 = R_1 + \frac{1}{jC_1 \cdot \omega} = \frac{1 + j \cdot R_1 \cdot C_1 \cdot \omega}{jC_1 \omega}$ et $Z_2 = R_2 // (\frac{1}{jC_1 \cdot \omega}) = \frac{R_2}{1 + j \cdot R_2 \cdot C_2 \cdot \omega}$

- Calculer la fonction de transfert V_S/V_E en fonction des différents éléments du montage.

REPOSE

L'amplificateur linéaire intégré est en fonctionnement linéaire. On a alors $V_+ = V_-$.

On obtient alors d'après la formule précédente que $V_S/Z_2 = -V_E/Z_1$.

On retrouve la formule d'un montage amplificateur inverseur : $\frac{V_S}{V_E} = -\frac{Z_2}{Z_1}$.

On obtient au final :

$$\frac{V_S}{V_E} = \frac{-j \cdot R_2 \cdot C_1 \omega}{(1 + j \cdot R_1 \cdot C_1 \cdot \omega) \cdot (1 + j \cdot R_2 \cdot C_2 \cdot \omega)}$$

4. Développer l'expression obtenue à la question 3 et comparer à la formule généralisée d'un passe-bande. Identifier les paramètres ω_0 , H_0 et Q .

REPOSE

La formule généralisée est la suivante :

$$H(j\omega) = \frac{j \cdot 2 \cdot m \cdot \frac{\omega}{\omega_0} \cdot H_0}{1 + j \cdot 2 \cdot m \cdot \frac{\omega}{\omega_0} - \frac{\omega^2}{\omega_0^2}}$$

où H_0 est le gain maximal dans la bande-passante, m est le coefficient d'amortissement et ω_0 est la fréquence centrale.

On peut commencer par ω_0 :

$$\frac{1}{\omega_0^2} = R_1 \cdot R_2 \cdot C_1 \cdot C_2$$

D'où $\omega_0 = 1/\sqrt{R_1 \cdot R_2 \cdot C_1 \cdot C_2}$

Puis par le coefficient d'amortissement m :

$$\frac{2 \cdot m}{\omega_0} = R_1 \cdot C_1 + R_2 \cdot C_2$$

D'où $m = \frac{\omega_0}{2} \cdot (R_1 \cdot C_1 + R_2 \cdot C_2)$

Enfin par l'amplification dans la bande-passante A :

$$\frac{2 \cdot A \cdot m}{\omega_0} = -R_2 \cdot C_1$$

D'où $A = \frac{\omega_0}{2 \cdot m} \cdot (-R_2 \cdot C_1)$

On donne les deux diagrammes de Bode de la figure 2.

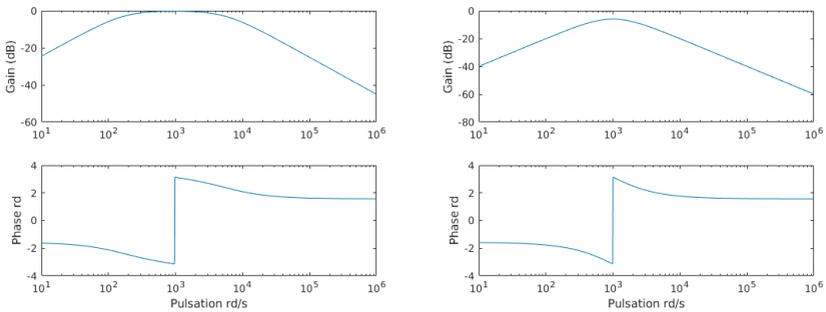


FIGURE 2 – Diagramme de Bode partie 2

5. Lequel de ces deux diagrammes de Bode correspond aux valeurs suivantes de composants :

(a) $R_1 = 1 \text{ k}\Omega$, $R_2 = 33 \text{ k}\Omega$ et $C_1 = C_2 = 180 \text{ nF}$

(b) $R_1 = R_2 = 1 \text{ k}\Omega$ et $C_1 = C_2 = 1 \mu\text{F}$

REPONSE

Dans les deux cas, on peut calculer les différents paramètres de la forme canonique :

CAS (a) : $\omega_0 = 967$, $m = 2.96$ et $A = -0.97$

CAS (b) : $\omega_0 = 1000$, $m = 1$ et $A = -0.5$

Les fréquences centrales sont trop proches pour pouvoir distinguer les deux systèmes. Il faut donc s'appuyer sur les 2 autres paramètres :

- le **facteur d'amortissement** est directement lié à la largeur de la bande-passante du filtre. Or on voit sur les diagrammes de Bode fournis que le diagramme 1 a une bande-passante plus large que le diagramme 2.
- le **gain** dans la bande-passante est plus élevé dans le cas du diagramme 1 que dans le diagramme 2.

Au final, le diagramme de la figure 1 correspond aux composants (b) et le diagramme de la figure 2 correspond aux composants (a).

3. Structure de Sallen-Key

On s'intéresse à présent à une structure de Sallen-Key.

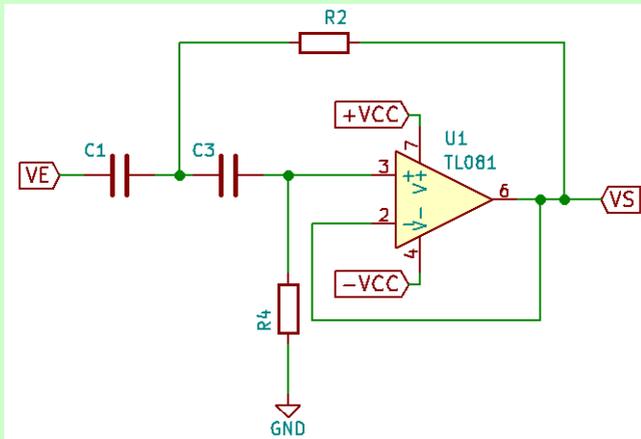
On souhaite réaliser un filtre passe-haut de fréquence de coupure $f_c = 3 \text{ kHz}$ et de coefficient d'amortissement $m = 0.3$.

1. Donner la structure électrique du système.

REPONSE

Pour obtenir un passe-haut, il faut choisir : $Z_1 = C_1$, $Z_2 = R_2$, $Z_3 = C_3$ et $Z_4 = R_4$.

On obtient le schéma suivant :



2. Rappeler la fonction de transfert d'une cellule de Sallen-Key.

REPONSE

La fonction de transfert d'une cellule de Sallen-Key est la suivante :

$$T(j\omega) = \frac{Y_1 \cdot Y_3}{(Y_1 + Y_2) \cdot (Y_3 + Y_4) + Y_3 \cdot (Y_4 - Y_2)}$$

3. Donner la fonction de transfert de ce système.

REPONSE

En remplaçant les valeurs des conductances complexes, on obtient :

$$\underline{T(j\omega)} = \frac{j \cdot C_1 \cdot \omega \cdot j \cdot C_3 \cdot \omega}{(j \cdot C_1 \cdot \omega + \frac{1}{R_2}) \cdot (j \cdot C_3 \cdot \omega + \frac{1}{R_4}) + j \cdot C_3 \cdot \omega (\frac{1}{R_4} - \frac{1}{R_2})}$$

Après calcul, on obtient :

$$\underline{T(j\omega)} = \frac{(j \cdot \omega)^2 \cdot R_2 \cdot R_4 \cdot C_1 \cdot C_3}{1 + j \cdot \omega \cdot R_2 \cdot (C_1 + C_3) + (j \cdot \omega)^2 \cdot R_2 \cdot R_4 \cdot C_1 \cdot C_3}$$

4. Identifier (ou rappeler) les paramètres de la forme canonique d'un filtre passe-haut.

REPONSE

$A = 1$, amplification dans la bande-passante

$\omega_0 = 1 / \sqrt{R_2 \cdot R_4 \cdot C_1 \cdot C_3}$, fréquence caractéristique de la bande-passante

$m = R_2 \cdot (C_1 + C_3) / 2 \cdot \sqrt{R_2 \cdot R_4 \cdot C_1 \cdot C_3}$, coefficient d'amortissement.

EN COURS DE SEANCE

Il existe plusieurs modèles de filtres linéaires. On peut citer par exemple des filtres ayant pour principale caractéristique :

- un gain aussi constant que possible dans sa bande passante - **filtre de Butterworth**
- une ondulation acceptée du gain dans la bande passante (ou dans la bande atténuée) - **filtre de Tchebychev**, type I ou type II
- un délai constant en bande passante - **filtre de Bessel**

Afin d'obtenir ces résultats, des polynômes ont déjà été précalculés. Ils correspondent souvent au dénominateur des fonctions de transfert cherchées. Par exemple, on peut citer les polynômes de Butterworth (depuis Wikipedia - avec $p = j\omega$) :

n	Polynôme de Butterworth $B_n(p)$ pour $\omega_c = 1$.
1	$(p + 1)$
2	$p^2 + 1.4142p + 1$
3	$(p + 1)(p^2 + p + 1)$
4	$(p^2 + 0.7654p + 1)(p^2 + 1.8478p + 1)$
5	$(p + 1)(p^2 + 0.6180p + 1)(p^2 + 1.6180p + 1)$
6	$(p^2 + 0.5176p + 1)(p^2 + 1.4142p + 1)(p^2 + 1.9319p + 1)$
7	$(p + 1)(p^2 + 0.4450p + 1)(p^2 + 1.2470p + 1)(p^2 + 1.8019p + 1)$
8	$(p^2 + 0.3902p + 1)(p^2 + 1.1111p + 1)(p^2 + 1.6629p + 1)(p^2 + 1.9616p + 1)$

A partir de cela, on peut créer des filtres basés sur les cellules de Rauch ou Sallen-Key avec les paramètres permettant de répondre à ces polynômes (choix de m en particulier pour chacun des étages).

5. Parmi les listes de composants suivants, lesquels permettent de remplir le cahier des charges fourni initialement ?
- (a) $R_2 = 1 \text{ k}\Omega$, $C_1 = 1 \text{ nF}$, $C_3 = 100 \text{ nF}$ et $R_4 = 27 \text{ k}\Omega$
 - (b) $R_2 = 1 \text{ k}\Omega$, $C_1 = 1 \text{ nF}$, $C_3 = 33 \text{ nF}$ et $R_4 = 9.1 \text{ k}\Omega$
 - (c) $R_2 = 10 \text{ k}\Omega$, $C_1 = 33 \text{ pF}$, $C_3 = 3 \text{ nF}$ et $R_4 = 2.7 \text{ M}\Omega$
 - (d) $R_2 = 10 \text{ k}\Omega$, $C_1 = 33 \text{ pF}$, $C_3 = 68 \text{ pF}$ et $R_4 = 100 \text{ M}\Omega$

EN COURS DE SEANCE

On peut rappeler qu'il existe des séries normalisées de valeurs de composants passifs. On parle pour les résistances de séries Exx.

E12 10% de tolérance - 12 valeurs par gamme : 100, 120, 150, 180, 220, 270, 330, 390, 470, 560, 680, 820

E24 5% de tolérance - 24 valeurs par gamme

E48 2% de tolérance - 48 valeurs...

E96 1% de tolérance - 96 valeurs...

REPONSE

Chacune des combinaisons donne la bonne fréquence de coupure (à l'erreur près faite sur le choix des résistances et des capacités, valeurs normalisées).

La série (a) donne un coefficient d'amortissement $m = 1$.

La série (b) donne les bons paramètres.

La série (c) donne les bons paramètres, mais attention, la valeur de R_4 est élevée pour une résistance.

La série (d) donne un coefficient d'amortissement $m = 0.01$.

6. Parmi les diagrammes de Bode présentés par la suite, lequel est celui attendu ?

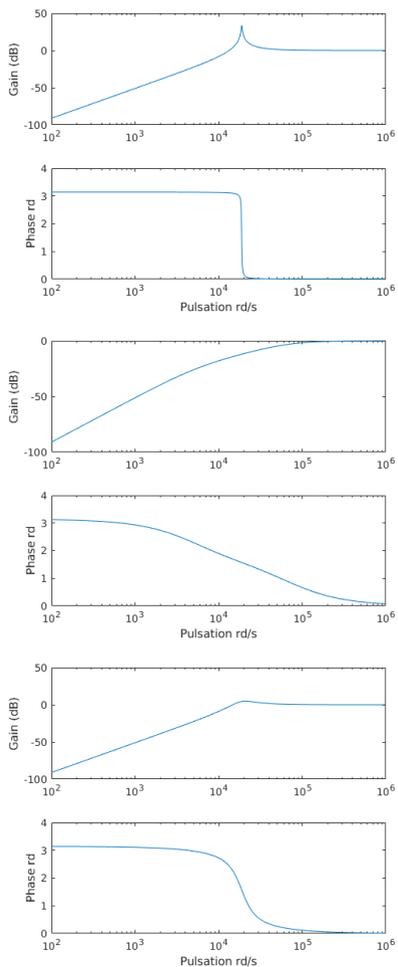


FIGURE 3 – Diagramme de Bode partie 3

REPONSE

Diagramme de Bode 1 : $m = 0.01$ (système peu amorti)

Diagramme de Bode 2 : $m = 2$ (système très amorti)

Diagramme de Bode 3 : $m = 0.3$ (système voulu :)

Filtrer une composante fréquentielle plus efficacement

OBJECTIFS

- COMPARER DIFFÉRENTS TYPES DE FILTRE.
- REPÉRER LES PARAMÈTRES ESSENTIELS À L'UTILISATION D'UN FILTRE LINÉAIRE INTÉGRÉ DANS UNE DOCUMENTATION TECHNIQUE.
- CHOISIR ET CARACTÉRISER UN FILTRE POUR UNE APPLICATION DONNÉE.

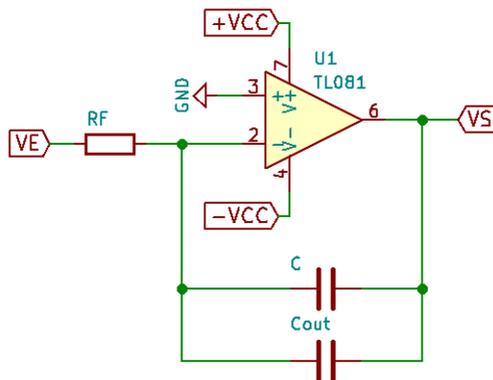
FICHE(S) A LIRE

- SYSTÈMES LINÉAIRES / SUPERPOSITION
- RÉGIME HARMONIQUE
- FILTRAGE / ANALYSE HARMONIQUE / ORDRE 1
- FILTRAGE ACTIF / ANALYSE HARMONIQUE / ORDRE 2

1. Filtre universel

1.1. Bloc intégrateur

On se propose d'étudier la réponse du système suivant :



Donner la relation entre V_S et V_E .

REPONSE

Le montage associé est un amplificateur inverseur. Ainsi, on a : $V_S = V_E \cdot (-Z_C/R)$ avec $Z_C = 1/(j \cdot \omega(C + C_{out}))$.

Ainsi :

$$\frac{V_S}{V_E} = \frac{-1}{j \cdot \omega \cdot R_F \cdot (C + C_{out})}$$

EN COURS DE SEANCE

On peut profiter pour faire un rappel sur la transformée de Fourier et la dérivée/intégration dans l'espace des fréquences :

$$TF[f'(t)] = \int_0^{+\infty} \exp(-j\omega t) f'(t) dt$$

Par intégration par partie, on obtient :

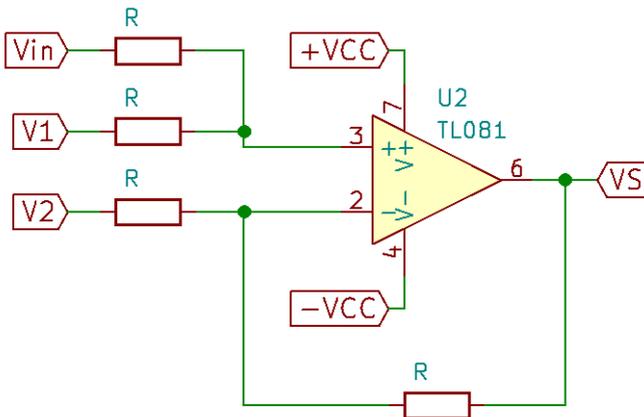
$$TF[f'(t)] = [\exp(-j\omega t) f(t)] - 0^{+\infty} - (-j\omega) \int_0^{+\infty} \exp(-j\omega t) f(t) dt$$

$$\text{Ainsi : } TF[f'(t)] = p \cdot TF[f(t)] - f(0)$$

$$\text{On peut montrer de la même façon que : } TF[\int_0^t f(\tau) d\tau] = \frac{1}{j\omega} \cdot TF[f(t)]$$

1.2. Bloc additionneur

On s'intéresse à présent au bloc suivant :



Donner la relation entre V_S , V_1 , V_2 et V_{in} .

REPONSE

L'ALI est en mode linéaire : $V_+ = V_-$.

Par application du théorème de Millman, on obtient :

$$V_+ = \frac{\frac{V_S}{R} + \frac{V_2}{R}}{\frac{2}{R}}$$

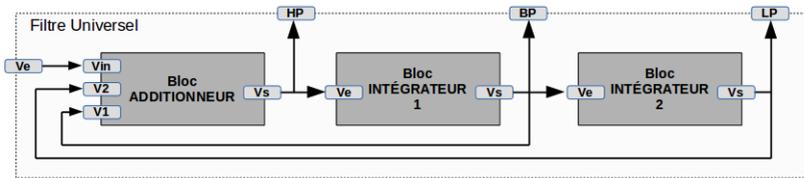
$$V_- = \frac{\frac{V_{in}}{R} + \frac{V_1}{R}}{\frac{2}{R}}$$

Ainsi :

$$V_S = V_{in} + V_1 - V_2$$

1.3. Structure universelle

Soit la structure suivante, basée sur les montages vus précédemment :



1. Calculer V_{HP} en fonction de V_{in} et des divers composants.

REPONSE

$$V_{HP} = V_{in} + V_{BP} + V_{LP}$$

Or, $V_{BP} = -\frac{V_{HP}}{j \cdot R_F \cdot C \cdot \omega}$ et $V_{LP} = -\frac{V_{BP}}{j \cdot R_F \cdot C \cdot \omega} = \frac{V_{HP}}{(j \cdot R_F \cdot C \cdot \omega)^2}$

Ainsi :

$$V_{HP} = V_{in} - \frac{V_{HP}}{j \cdot R_F \cdot C \cdot \omega} - \frac{V_{HP}}{(j \cdot R_F \cdot C \cdot \omega)^2}$$

On obtient alors la fonction de transfert suivante :

$$\frac{V_{HP}}{V_{in}} = \frac{(j \cdot R_F \cdot C \cdot \omega)^2}{1 + j \cdot R_F \cdot C \cdot \omega + (j \cdot R_F \cdot C \cdot \omega)^2}$$

2. Calculer V_{BP} et V_{LP} .

REPONSE

$$V_{BP} = -\frac{V_{HP}}{j \cdot R_F \cdot C \cdot \omega} \text{ et } V_{LP} = -\frac{V_{BP}}{j \cdot R_F \cdot C \cdot \omega} = \frac{V_{HP}}{(j \cdot R_F \cdot C \cdot \omega)^2}$$

On obtient alors :

$$\frac{V_{BP}}{V_{in}} = \frac{-j \cdot R_F \cdot C \cdot \omega}{1 + j \cdot R_F \cdot C \cdot \omega + (j \cdot R_F \cdot C \cdot \omega)^2}$$

Et :

$$\frac{V_{LP}}{V_{in}} = \frac{1}{1 + j \cdot R_F \cdot C \cdot \omega + (j \cdot R_F \cdot C \cdot \omega)^2}$$

3. Que peuvent signifier les noms donnés aux signaux de sortie ?

REPONSE

On s'aperçoit que les fonctions de transfert trouvées aux questions précédentes correspondent respectivement à :

- $\frac{V_{HP}}{V_{in}}$ celle d'un filtre passe-haut du second ordre (High Pass)
- $\frac{V_{BP}}{V_{in}}$ celle d'un filtre passe-bande (Band Pass)
- $\frac{V_{LP}}{V_{in}}$ celle d'un filtre passe-bas du second ordre (Low Pass)

1.4. Etude du composant UAF42

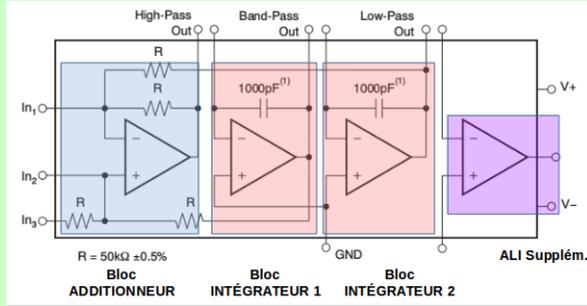
On souhaite s'intéresser au composant UAF42, dont quelques pages de documentation technique sont données en annexe.

1. Retrouve-t-on la structure étudiée précédemment dans le schéma de la page 1 de la documentation technique ?

REPONSE

On retrouve des parties de ces structures. Il manque alors des résistances pour les intégrateurs afin de pouvoir choisir la valeur de la constante de temps de chacun des intégrateurs.

Un ALI supplémentaire est également ajouté.



2. Le câblage de la figure 1 de la page 6 de la documentation technique est-il conforme à la structure universelle proposée précédemment ?

REPONSE

Oui, on retrouve l'ensemble des éléments précédents.

3. Retrouve-t-on la fonction de transfert calculée précédemment ?

REPONSE

Si on s'intéresse aux équations données à la page 5 de la documentation technique, on retrouve en effet des fonctions de transfert proches de celle calculée précédemment. Avec $s = j \cdot \omega$.

4. Que doivent valoir R_{F1} et R_{F2} pour obtenir une pulsation de coupure de $30 \cdot 10^3 \text{ rd/s}$?

REPOSE

D'après la formule en dessous de la figure 1 de la page 6 de la documentation technique, on a : $\omega_n^2 = \frac{R_2}{R_1} \cdot \frac{1}{R_{F1} \cdot R_{F2} \cdot C_1 \cdot C_2}$.
 On a aussi $C_1 = C_2 = 1 \text{ nF}$ et $R_1 = R_2$.

On a alors :

$$R_{F1} \cdot R_{F2} = \frac{1}{\omega_n^2 \cdot C_1 \cdot C_2}$$

AN : $R_{F1} \cdot R_{F2} = 1,11 \cdot 10^9$

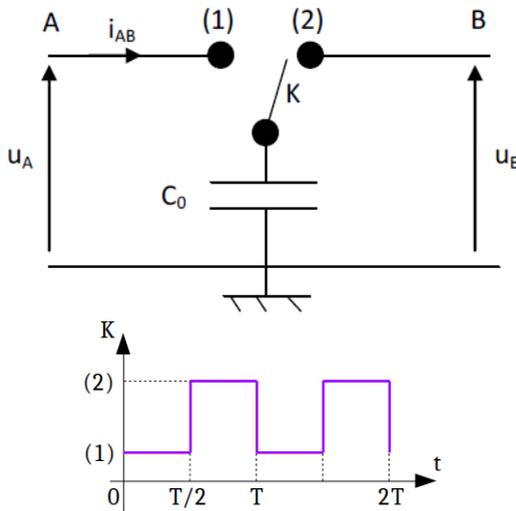
Si on choisit $R_{F1} = R_{F2} = R$, alors $R = 33 \text{ k}\Omega$

2. Filtre paramétrable

Nous allons nous intéresser à présent à des filtres dont la fréquence de coupure est pilotable par un signal extérieur.

2.1. Capacité commutée

On donne dans un premier temps la structure suivante, dont l'interrupteur K est piloté par le signal de commande ci-dessous :



1. Calculer la charge stockée dans C_0 entre les instants 0 et $T/2$, puis entre les instants $T/2$ et T .

REPONSE

Pour $0 \leq t \leq T/2$, on a $u_{C0} = u_A$ et $Q_A = C_0 \cdot u_A$.
 Pour $T/2 \leq t \leq T$, on a $u_{C0} = u_B$ et $Q_B = C_0 \cdot u_B$.

2. Quelle quantité de charges passe de A vers B entre les instants 0 et T ?

REPONSE

$$\Delta Q = Q_A - Q_B = C_0 \cdot (u_A - u_B)$$

3. Calculer alors le courant moyen circulant du point A au point B pendant une période T.

REPONSE

$$i_{AB} = \Delta Q / T = C_0 \cdot (u_A - u_B) / T = f \cdot C_0 \cdot (u_A - u_B)$$

4. Donner l'expression de la résistance équivalente R_{AB} vue entre les bornes A et B de cette cellule.

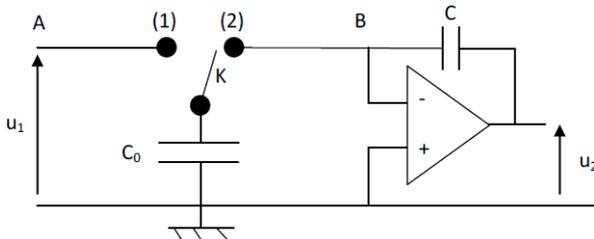
REPONSE

$$R_{AB} = (u_A - u_B) / i_{AB} = 1 / (f \cdot C_0)$$

2.2. Intégrateur à capacité commutée

On réalise un intégrateur à partir du circuit de la figure 2.

1. Donner la fonction de transfert du circuit $T(j\omega) = u_2 / u_1$ en fonction de R_{AB} et de C.



REPONSE

$$\frac{u_2}{u_1} = \frac{-Z_C}{R_{AB}} \text{ avec } Z_C = \frac{1}{jC\omega}$$

2. Que devient alors la fonction de transfert $T(j\omega) = u_2/u_1$ en fonction des éléments du système (C_0 et C) ?

REPONSE

$$T(j\omega) = \frac{C_0 \cdot f}{j \cdot C \cdot \omega}$$

où f est la fréquence de commutation de l'interrupteur K.

3. Quel est l'intérêt d'un tel circuit ?

REPONSE

Pouvoir piloter la fréquence de transition des intégrateurs.

2.3. Etude du MAX296

On s'intéresse au composant MAX296 dont une partie de la documentation technique est donnée en annexe.

1. Quelles sont les fréquences maximales utilisables sur l'entrée INPUT ? Sur l'entrée CLOCK ? Quelles sont les applications visées ?

REPONSE

D'après la page 1 de la documentation, sur le MAX296, les signaux d'entrée peuvent aller jusqu'à 50 kHz.

Le signal d'horloge (CLOCK) doit avoir une fréquence 50 fois plus grande que la fréquence de coupure souhaité. On peut donc monter jusqu'à une fréquence de $50 \cdot 50 \text{ kHz} = 2.5 \text{ MHz}$.

Ce sont principalement des filtres anti-repliement de spectre prévus pour des applications audio :

- spectre : 20 Hz à 20kHz
- fréquences d'échantillonnage : 44 kHz

2. Quelle fréquence faut-il appliquer sur l'entrée CLOCK pour avoir une fréquence de coupure de 3 kHz ? Que vaut alors l'amplification théorique du signal à : (a) 300 Hz ? (b) 30 kHz ? (c) 5 kHz ?

REPONSE

Il faut appliquer une fréquence de $50 \cdot 3$ kHz, soit 150 kHz.

A 300 Hz, le signal est encore dans la bande passante du filtre, il n'est donc pas atténué. Le gain vaut 0 dB, l'amplification vaut donc 1.

A 30 kHz, le signal a une fréquence ayant une décade d'écart par rapport à la fréquence de coupure du filtre. Le filtre ayant un ordre de 8, le signal perd 160 dB par décade.

On alors : $G = -160$ dB ce qui équivaut à $A = 10^{-160/20} = 10^{-8}$.

A 5 kHz, on est déjà en dehors de la bande passante. La pente est alors de -160dB/décade. On a alors une droite de type : $y = -160 \cdot (\log(f) - \log(3000))$ (f étant la fréquence recherchée et 3000 étant la fréquence de coupure) - on pourra rappeler que $\log[K \cdot f] = \log[K] + \log[f]$.

Ainsi, on a $y = -160 \cdot (\log[5000] - \log[3000]) = -35$ dB. Et $A = 10^{-35/20} = 0.018$

3. Avec un filtre du second ordre (type Rauch) avec une pulsation de coupure à la même valeur, quelle aurait été l'amplification : (a) à 30 kHz ? (b) à 5 kHz ?

REPONSE

Un filtre du second ordre à une décroissance de 40dB/décade en dehors de la bande-passante.

A 30 kHz, le signal a une fréquence ayant une décade d'écart par rapport à la fréquence de coupure du filtre.

On alors : $G = -40$ dB ce qui équivaut à $A = 10^{-40/20} = 10^{-2}$.

A 5 kHz, on est déjà en dehors de la bande passante. La pente est alors de -40dB/décade. On a alors une droite de type : $y = -40 \cdot (\log(f) - \log(3000))$ (f étant la fréquence recherchée et 3000 étant la fréquence de coupure).

Ainsi, on a $y = -40 \cdot (\log[5000] - \log[3000]) = -8.8$ dB. Et $A = 10^{-8.8/20} = 0.36$.



UNIVERSAL ACTIVE FILTER

 Check for Samples: [UAF42](#)

FEATURES

- **VERSATILE:**
 - **Low-Pass, High-Pass**
 - **Band-Pass, Band-Reject**
- **SIMPLE DESIGN PROCEDURE**
- **ACCURATE FREQUENCY AND Q:**
 - **Includes On-Chip 1000pF ±0.5% Capacitors**

APPLICATIONS

- **TEST EQUIPMENT**
- **COMMUNICATIONS EQUIPMENT**
- **MEDICAL INSTRUMENTATION**
- **DATA ACQUISITION SYSTEMS**
- **MONOLITHIC REPLACEMENT FOR UAF41**

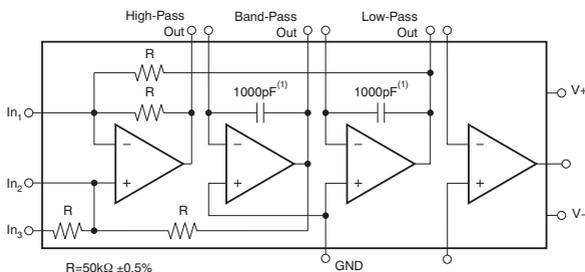
DESCRIPTION

The UAF42 is a universal active filter that can be configured for a wide range of low-pass, high-pass, and band-pass filters. It uses a classic state-variable analog architecture with an inverting amplifier and two integrators. The integrators include on-chip 1000pF capacitors trimmed to 0.5%. This architecture solves one of the most difficult problems of active filter design—obtaining tight tolerance, low-loss capacitors.

A DOS-compatible filter design program allows easy implementation of many filter types, such as Butterworth, Bessel, and Chebyshev. A fourth, uncommitted FET-input op amp (identical to the other three) can be used to form additional stages, or for special filters such as band-reject and Inverse Chebyshev.

The classical topology of the UAF42 forms a time-continuous filter, free from the anomalies and switching noise associated with switched-capacitor filter types.

The UAF42 is available in 14-pin plastic DIP and SOIC-16 surface-mount packages, specified for the –25°C to +85°C temperature range.



NOTE: (1) ±0.5%.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1992–2010, Texas Instruments Incorporated

ELECTRICAL CHARACTERISTICS

 At $T_A = +25^\circ\text{C}$, and $V_S = \pm 15\text{V}$, unless otherwise noted.

PARAMETER	CONDITIONS	UAF42AP, AU			UNIT
		MIN	TYP	MAX	
FILTER PERFORMANCE					
Frequency Range, f_n			0 to 100		kHz
Frequency Accuracy vs Temperature	$f = 1\text{kHz}$		0.01	1	%/ $^\circ\text{C}$
Maximum Q			400		—
Maximum (Q • Frequency) Product			500		kHz
Q vs Temperature	$(f_0 \cdot Q) < 10^4$		0.01		%/ $^\circ\text{C}$
Q Repeatability	$(f_0 \cdot Q) < 10^5$		0.025		%/ $^\circ\text{C}$
Offset Voltage, Low-Pass Output	$(f_0 \cdot Q) < 10^5$		2		%
Resistor Accuracy				± 5	mV
				1	%
OFFSET VOLTAGE⁽¹⁾					
Input Offset Voltage vs Temperature			± 0.5	± 5	mV
vs Power Supply	$V_S = \pm 6\text{V to } \pm 18\text{V}$	80	± 3		$\mu\text{V}/^\circ\text{C}$
			96		dB
INPUT BIAS CURRENT⁽¹⁾					
Input Bias Current	$V_{CM} = 0\text{V}$		10	50	pA
Input Offset Current	$V_{CM} = 0\text{V}$		5		pA
NOISE					
Input Voltage Noise					
Noise Density: $f = 10\text{Hz}$			25		$\text{nV}/\sqrt{\text{Hz}}$
Noise Density: $f = 10\text{kHz}$			10		$\text{nV}/\sqrt{\text{Hz}}$
Voltage Noise: BW = 0.1Hz to 10Hz			2		μV_{PP}
Input Bias Current Noise					
Noise Density: $f = 10\text{kHz}$			2		$\text{fA}/\sqrt{\text{Hz}}$
INPUT VOLTAGE RANGE⁽¹⁾					
Common-Mode Input Range			± 11.5		V
Common-Mode Rejection	$V_{CM} = \pm 10\text{V}$	80	96		dB
INPUT IMPEDANCE⁽¹⁾					
Differential			$10^{13} 2$		ΩpF
Common-Mode			$10^{13} 6$		ΩpF
OPEN-LOOP GAIN⁽¹⁾					
Open-Loop Voltage Gain	$V_O = \pm 10\text{V}, R_L = 2\text{k}\Omega$	90	126		dB
FREQUENCY RESPONSE					
Slew Rate			10		$\text{V}/\mu\text{s}$
Gain-Bandwidth Product	$G = +1$		4		MHz
Total Harmonic Distortion	$G = +1, f = 1\text{kHz}$		0.1		%
OUTPUT⁽¹⁾					
Voltage Output	$R_L = 2\text{k}\Omega$	± 11	± 11.5		V
Short Circuit Current			± 25		mA

(1) Specifications apply to uncommitted op amp, A_4 . The three op amps forming the filter are identical to A_4 but are tested as a complete filter.

APPLICATION INFORMATION

The UAF42 is a monolithic implementation of the proven state-variable analog filter topology. This device is pin-compatible with the popular UAF41 analog filter, and it provides several improvements.

The slew rate of the UAF42 has been increased to 10V/μs, versus 1.6V/μs for the UAF41. Frequency • Q product of the UAF42 has been improved, and the useful natural frequency extended by a factor of four to 100kHz. FET input op amps on the UAF42 provide very low input bias current. The monolithic construction of the UAF42 provides lower cost and improved reliability.

DESIGN PROGRAM

Application report [SBFA002](#) (available for download at www.ti.com) and a computer-aided design program also available from Texas Instruments, make it easy to design and implement many kinds of active filters. The DOS-compatible program guides you through the design process and automatically calculates component values.

Low-pass, high-pass, band-pass and band-reject (notch) filters can be designed. The program supports the three most commonly-used all-pole filter types: Butterworth, Chebyshev and Bessel. The less-familiar inverse Chebyshev is also supported, providing a smooth passband response with ripple in the stop band.

With each data entry, the program automatically calculates and displays filter performance. This feature allows a spreadsheet-like *what-if* design approach. For example, a user can quickly determine, by trial and error, how many poles are required for a desired attenuation in the stopband. Gain/phase plots may be viewed for any response type.

The basic building element of the most commonly-used filter types is the second-order section. This section provides a complex-conjugate pair of poles. The natural frequency, ω_n , and Q of the pole pair determine the characteristic response of the section. The low-pass transfer function is shown in [Equation 1](#):

$$\frac{V_O(s)}{V_I(s)} = \frac{A_{LP}\omega_n^2}{s^2 + s \omega_n/Q + \omega_n^2} \quad (1)$$

The high-pass transfer function is given by [Equation 2](#):

$$\frac{V_{HP}(s)}{V_I(s)} = \frac{A_{HP}s^2}{s^2 + s \omega_n/Q + \omega_n^2} \quad (2)$$

The band-pass transfer function is calculated using [Equation 3](#):

$$\frac{V_{BP}(s)}{V_I(s)} = \frac{A_{BP}(\omega_n/Q)s}{s^2 + s \omega_n/Q + \omega_n^2} \quad (3)$$

A band-reject response is obtained by summing the low-pass and high-pass outputs, yielding the transfer function shown in [Equation 4](#):

$$\frac{V_{BR}(s)}{V_I(s)} = \frac{A_{BR}(s^2 + \omega_n^2)}{s^2 + s \omega_n/Q + \omega_n^2} \quad (4)$$

The most common filter types are formed with one or more cascaded second-order sections. Each section is designed for ω_n and Q according to the filter type (Butterworth, Bessel, Chebyshev, etc.) and cutoff frequency. While tabulated data can be found in virtually any filter design text, the design program eliminates this tedious procedure.

Second-order sections may be noninverting ([Figure 1](#)) or inverting ([Figure 2](#)). Design equations for these two basic configurations are shown for reference. The design program solves these equations, providing complete results, including component values.

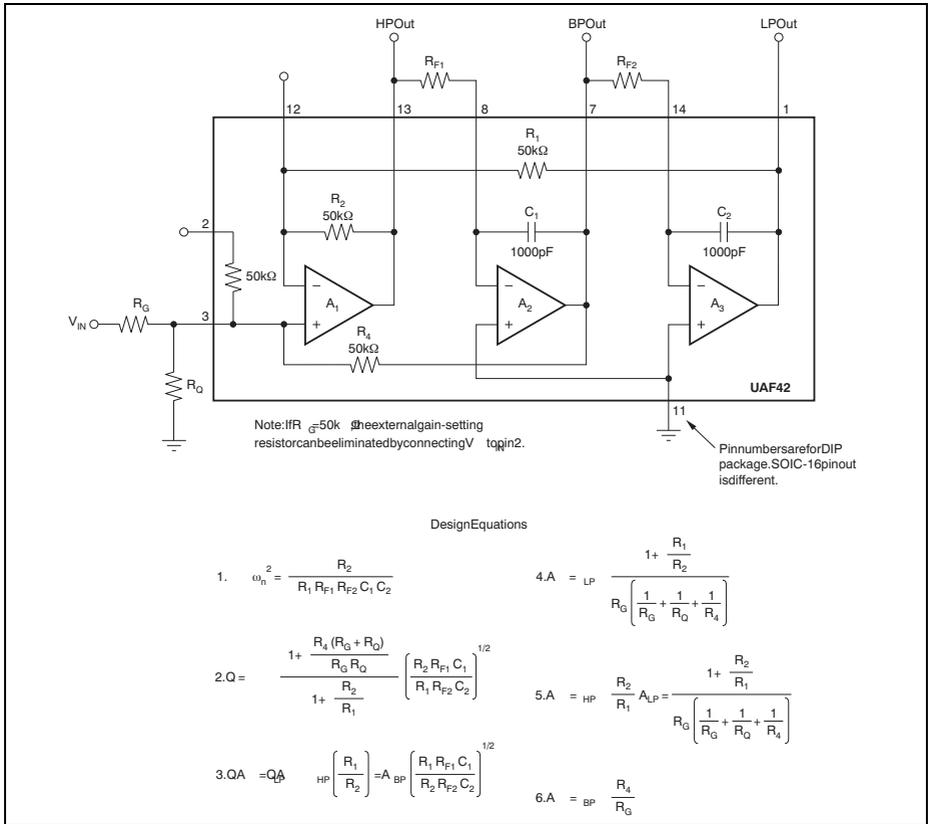


Figure 1. Noninverting Pole-Pair

MAX291/MAX292/ MAX295/MAX296

8th-Order, Lowpass, Switched-Capacitor Filters

General Description

The MAX291/MAX292/MAX295/MAX296 are easy-to-use, 8th-order, lowpass, switched-capacitor filters that can be set up with corner frequencies from 0.1Hz to 25kHz (MAX291/MAX292) or 0.1Hz to 50kHz (MAX295/MAX296).

The MAX291/MAX295 Butterworth filters provide maximally flat passband response, and the MAX292/MAX296 Bessel filters provide low overshoot and fast settling. All four filters have fixed responses, so the design task is limited to selecting the clock frequency that controls the filter's corner frequency.

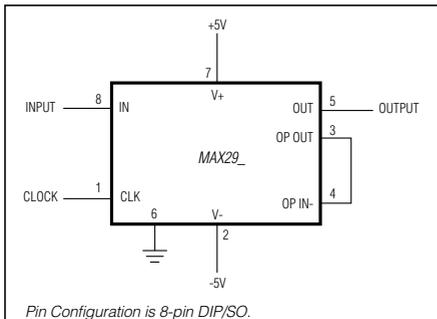
An external capacitor is used to generate a clock using the internal oscillator, or an external clock signal can be used. An uncommitted operational amplifier (noninverting input grounded) is provided for building a continuous-time lowpass filter for post-filtering or anti-aliasing.

Produced in an 8-pin DIP/SO and a 16-pin wide SO package, and requiring a minimum of external components, the MAX291 series delivers very aggressive performance from a tiny area.

Applications

- ADC Anti-Aliasing Filter
- Noise Analysis
- DAC Post-Filtering
- 50Hz/60Hz Line-Noise Filtering

Typical Operating Circuit



Features

- ◆ 8th-Order Lowpass Filters:
 - Butterworth (MAX291/MAX295)
 - Bessel (MAX292/MAX296)
- ◆ Clock-Tunable Corner-Frequency Range:
 - 0.1Hz to 25kHz (MAX291/MAX292)
 - 0.1Hz to 50kHz (MAX295/MAX296)
- ◆ No External Resistors or Capacitors Required
- ◆ Internal or External Clock
- ◆ Clock to Corner Frequency Ratio:
 - 100:1 (MAX291/MAX292)
 - 50:1 (MAX295/MAX296)
- ◆ Low Noise: -70dB THD + Noise (Typ)
- ◆ Operate with a Single +5V Supply or Dual $\pm 5V$ Supplies
- ◆ Uncommitted Op Amp for Anti-Aliasing or Clock-Noise Filtering
- ◆ 8-Pin DIP and SO Packages

Ordering Information

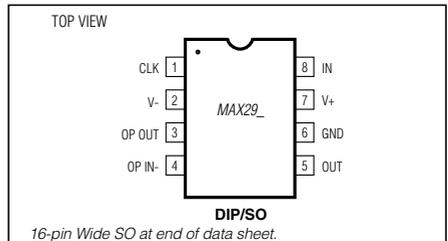
PART	TEMP. RANGE	PIN-PACKAGE
MAX291CPA	0°C to +70°C	8 Plastic DIP
MAX291CSA	0°C to +70°C	8 SO
MAX291CWE	0°C to +70°C	16 Wide SO
MAX291C/D	0°C to +70°C	Dice*
MAX291EPA	-40°C to +85°C	8 Plastic DIP
MAX291ESA	-40°C to +85°C	8 SO
MAX291EWE	-40°C to +85°C	16 Wide SO
MAX291MJA	-55°C to +125°C	8 CERDIP**

Ordering Information continued at end of data sheet.

* Contact factory for dice specifications.

** Contact factory for availability and processing to MIL-STD-883.

Pin Configurations



For pricing, delivery, and ordering information, please contact Maxim Direct at 1-888-629-4642, or visit Maxim's website at www.maximintegrated.com.

MAX291/MAX292/MAX295/MAX296

8th-Order, Lowpass, Switched-Capacitor Filters

ELECTRICAL CHARACTERISTICS (continued)

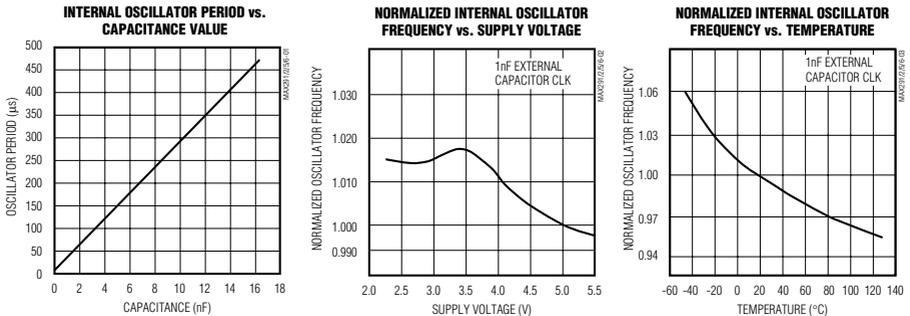
($V_+ = 5V$, $V_- = -5V$, filter output measured at OUT pin, $20k\Omega$ load resistor to ground at OUT and OP OUT, $f_{CLK} = 100kHz$ (MAX291/MAX292) or $f_{CLK} = 50kHz$ (MAX295/MAX296), $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Output DC Swing		± 4			V
Output Offset Voltage	IN = GND		± 150	± 400	mV
DC Insertion Gain Error with Output Offset Removed		0.15	0	-0.15	dB
Total Harmonic Distortion plus Noise	$T_A = +25^\circ C$, $f_{CLK} = 100kHz$		-70		dB
Clock Feedthrough	$f_{CLK} = 100kHz$		6		mVp-p
CLOCK					
Internal Oscillator Frequency	$C_{OSC} = 1000pF$	29	35	43	kHz
Internal Oscillator Current Source/Sink	$V_{CLK} = 0V$ or $5V$		± 70	± 120	μA
Clock Input High (Note 1)		4.0			V
Low				1.0	V
UNCOMMITTED OP AMP					
Input Offset Voltage			± 10	± 50	mV
Output DC Swing		± 4			V
Input Bias Current			0.05		μA
POWER REQUIREMENTS					
Supply Voltage Dual Supply		± 2.375		± 5.500	V
Single Supply	$V_- = 0V$, GND = $V_{\pm 2}$	4.750		11.000	V
Supply Current	$V_+ = 5V$, $V_- = -5V$, $V_{CLK} = 0V$ to $5V$		15	22	mA
	$V_+ = 2.375V$, $V_- = -2.375V$, $V_{CLK} = -2V$ to $2V$		7	12	

Note 1. Guaranteed by design.

Typical Operating Characteristics

($V_+ = 5V$, $V_- = -5V$, $T_A = +25^\circ C$, $f_{CLK} = 100kHz$ (MAX291/MAX292) or $f_{CLK} = 50kHz$ (MAX295/MAX296), unless otherwise noted.)

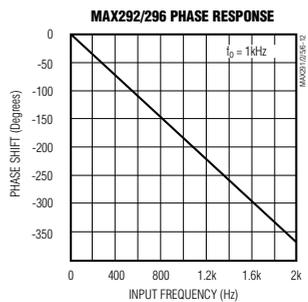
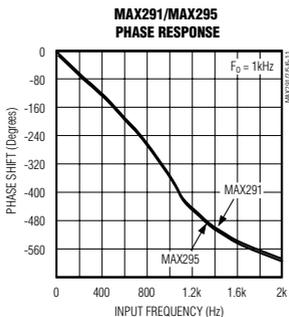
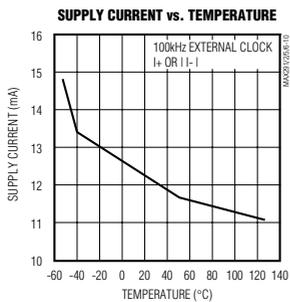
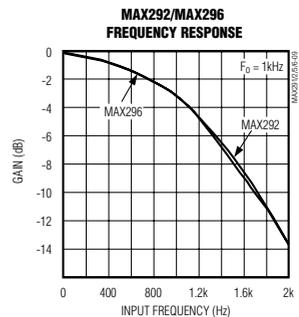
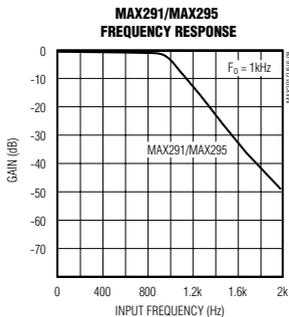
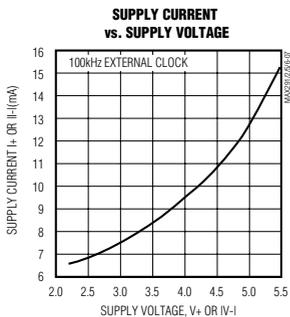
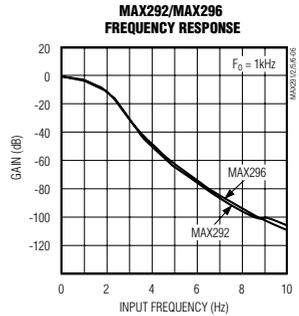
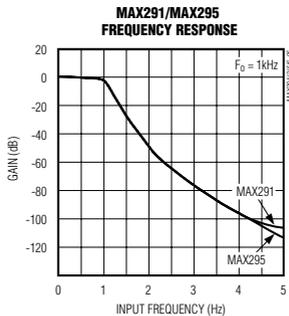
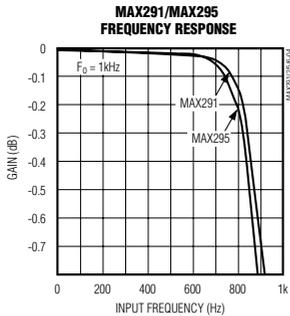


MAX291/MAX292/MAX295/MAX296

8th-Order, Lowpass, Switched-Capacitor Filters

Typical Operating Characteristics (continued)

($V_+ = 5V$, $V_- = -5V$, $T_A = +25^\circ\text{C}$, $f_{\text{CLK}} = 100\text{kHz}$ (MAX291/MAX292) or $f_{\text{CLK}} = 50\text{kHz}$ (MAX295/MAX296), unless otherwise noted.)



MAX291/MAX292/MAX295/MAX296

8th-Order, Lowpass, Switched-Capacitor Filters

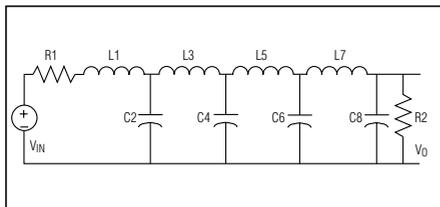


Figure 2. 8th-Order Ladder Filter Network

error on its respective poles, while the same mismatch in a ladder filter design will spread its error over all poles.

The MAX291/MAX292/MAX295/MAX296 input impedance is effectively that of a switched-capacitor resistor (see equation below, and Table 1), and it is inversely proportional to frequency. The input impedance values determined below represent average input impedance, since the input current is not continuous. The input current flows in a series of pulses that charge the input capacitor every time the appropriate switch is closed. A good rule of thumb is that the driver's input source resistance should be less than 10% of the filter's input impedance. The input impedance of the filter can be estimated using the following formula:

$$Z = 1 / (f_{CLK} * C)$$

where: f_{CLK} = Clock Frequency

The input impedance for various clock frequencies is given below:

Table 1. Input Impedance for Various Clock Frequencies

PART	C (pF)	10kHz (MΩ)	100kHz (MΩ)	1000kHz (kΩ)
MAX291	2.24	44.6	4.46	446
MAX292	3.28	30.5	3.05	305
MAX295	4.47	22.4	2.24	224
MAX296	4.22	23.7	2.37	237

Clock-Signal Requirements

The MAX291/MAX292/MAX295/MAX296 maximum recommended clock frequency is 2.5MHz, producing a cutoff frequency of 25kHz for the MAX291/MAX292 and 50kHz for the MAX295/MAX296. The CLK pin can be driven by an external clock or by the internal oscillator with an external capacitor. For external clock applications, the clock circuitry has been designed to interface with +5V CMOS logic. Drive the CLK pin with a CMOS gate powered from 0V and +5V when using either a single +5V supply or dual +5V supplies. The MAX291/MAX292/MAX295/MAX296 supply current increases slightly (<3%) with increasing

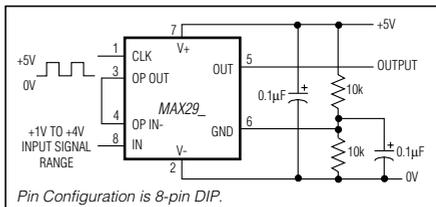


Figure 3. +5V Single-Supply Operation

clock frequency over the clock range 100kHz to 1MHz. Varying the rate of an external clock will dynamically adjust the corner frequency of the filter.

Ideally, the MAX291/MAX292/MAX295/MAX296 should be clocked symmetrically (50% duty cycle). MAX291/MAX292/MAX295/MAX296 can be operated with clock asymmetry of up to 60/40% (or 40/60%) if the clock remains HIGH and LOW for at least 200ns. For example, if the part has a maximum clock rate of 2.5MHz, then the clock should be high for at least 200ns, and low for at least 200ns.

When using the internal oscillator, the capacitance (C_{OSC}) from CLK to ground determines the oscillator frequency:

$$f_{OSC} \text{ (kHz)} \approx \frac{10^5}{3C_{OSC} \text{ (pF)}}$$

The stray capacitance at CLK should be minimized because it will affect the internal oscillator frequency.

Application Information

Power Supplies

The MAX291/MAX292/MAX295/MAX296 operate from either dual or single power supplies. The dual-supply voltage range is +2.375V to +5.500V. The ±2.5V dual supply is equivalent to single-supply operation (Figure 3). Minor performance degradation could occur due to the external resistor divider network, where the GND pin is biased to mid-supply.

Input Signal Range

The ideal input signal range is determined by observing at what voltage level the total harmonic distortion plus noise (THD + Noise) ratio is maximized for a given corner frequency. The *Typical Operating Characteristics* show the MAX291/MAX292/MAX295/MAX296 THD + Noise response as the input signal's peak-to-peak amplitude is varied.

Uncommitted Op Amp

The uncommitted op amp has its noninverting input tied to the GND pin, and can be used to build a 1st- or 2nd-

Capter une grandeur physique

OBJECTIFS

- IDENTIFIER LES CARACTÉRISTIQUES D'UN CAPTEUR.
- INTÉGRER UN CAPTEUR DANS UN SYSTÈME DE MESURE.
- RECONNAÎTRE LES MODES DE FONCTIONNEMENT DES ALI.

FICHE(S) A LIRE

- AMPLIFICATEUR LINÉAIRE INTÉGRÉ / PRINCIPE ET MONTAGES DE BASE
- CAPTEURS

1. Capteur de force

On donne la documentation du capteur **FN3000** de la société *TE Connectivity* (USA).

On souhaite mesurer des forces en compression jusqu'à 40 kN. On choisira un capteur ayant une étendue de mesure de 50 kN.

EN COURS DE SEANCE

On peut ici revoir la fiche sur les CAPTEURS.

1. Quelle est la plage de mesure nominale de ce capteur ? Quelle est la plage de non destruction de ce capteur ? Quelle est la différence avec la plage de non dégradation ?

REPONSE

Ces capteurs sont capables de mesurer des forces en traction et en compression. L'étendue de mesure de ce capteur est donc de $[-50 \text{ kN} ; +50 \text{ kN}]$.

Le capteur ne sera pas détruit si on reste dans une plage de $3 \cdot E.M.$ soit $[-150 \text{ kN} ; +150 \text{ kN}]$, mais les performances seront dégradées.

Si on reste dans la plage de non détérioration, ici $1.5 \cdot E.M.$, soit $[-75 \text{ kN} ; +75 \text{ kN}]$, alors le capteur conservera ses performances initiales.

2. Quelle est la sensibilité du capteur et la plage de la tension de sortie du capteur (dans le cas où l'on reste dans l'étendue de mesure nominale) si on utilise : (a) le modèle standard - alimenté avec $V_{CC} = 5 \text{ V}$? (b) le modèle A1 ? (c) le modèle A2 ?

REPOSE

cas (a) Le constructeur donne une sensibilité à l'EM de $s_{EM} = \pm 20 \text{ mV/V}$. Si on regarde le schéma fourni dans la figure centrale de la page 3 de la documentation technique, on remarque que le montage interne au capteur est un **pont de Wheatstone**^a. La sensibilité de ce type de montage est directement liée à la tension d'alimentation du pont.

Ici, on a donc pour une tension $V_{CC} = 5 \text{ V}$, $S_{capteur} = s_{EM} \cdot V_{CC}/50 = 0.2 \text{ mV/kN}$. Ce signal doit être nécessairement amplifié pour obtenir une mesure correcte.

cas (b) Le constructeur donne une sensibilité à l'EM de $s_{EM} = \pm 2 \text{ V}$. On obtient alors une sensibilité de $S_{capteur} = s_{EM}/50 = 40 \text{ mV/kN}$.

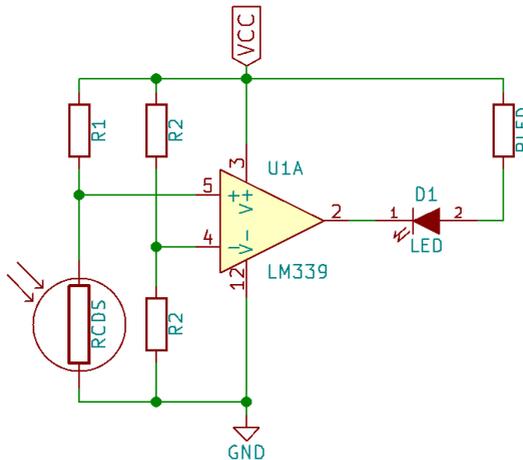
cas (c) Le constructeur donne une sensibilité à l'EM de $s_{EM} = \pm 5 \text{ V}$. On obtient alors une sensibilité de $S_{capteur} = s_{EM}/50 = 100 \text{ mV/kN}$.

^a. Voir exercice en ligne sur le pont de Wheatstone

2. Pilotage TOR en fonction de la luminosité

TOR signifie Tout Ou Rien.

On souhaite réaliser un détecteur qui allume une LED lorsque la luminosité ambiante diminue. On propose pour cela le montage suivant qui utilise une cellule photoconductrice CdS. On donne : $V_{cc} = 12 \text{ V}$ et $R_2 = 100 \text{ k}\Omega$.



On donne ci-dessous les caractéristiques de la cellule CdS.

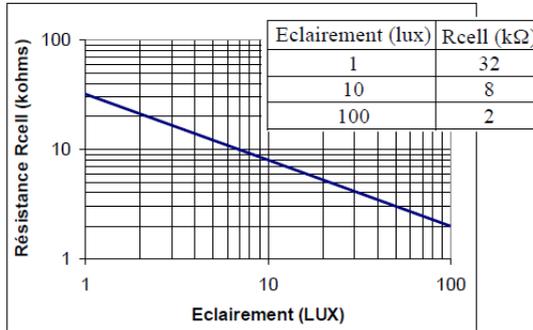


FIGURE 4 – Caractéristique Résistance en fonction de l’Eclairement de la cellule CDS

On rappelle que l’amplificateur linéaire intégré, le **LM339**, est un comparateur à collecteur ouvert.

EN COURS DE SEANCE
 On peut rappeler ici le fonctionnement d’un tel ALI en se reportant à la fiche **AMPLIFICATEUR LINÉAIRE INTÉGRÉ**.

1. Quelle est la fonction réalisée par l’amplificateur opérationnel (AO) dans ce montage ?

REPONSE
 Il n’y a pas de contre-réaction, donc mode **comparateur** :
 — si $V_+ > V_-$ alors passage de courant entre le collecteur ouvert et la masse.
 — si $V_+ < V_-$ alors pas de passage de courant entre le collecteur ouvert et la masse.

2. Dans quelle condition sur V_+ et V_- la LED sera-t-elle allumée ?

REPONSE
 — Pour allumer la LED, il faut un passage de courant, donc lorsque $V_+ > V_-$
 — Pour éteindre la LED, il faut que le courant soit nul, donc lorsque $V_+ < V_-$
 Or $V_- = V_{CC}/2$. Lorsque la tension aux bornes de la cellule CDS dépasse $V_{CC}/2$, on a alors allumage de la LED.

3. Calculer la tension à la sortie de la cellule CDS.

REPONSE

$$V_{CDS}/V_{CC} = R_C/(R_C + R_1)$$

4. Vérifier le bon fonctionnement du système.

REPONSE

- Eclairage faible : si $R_C = 10 \cdot R_1$ alors $V_{CDS}/V_{CC} = 10/11$
- Eclairage limite : si $R_C = R_1$ alors $V_{CDS}/V_{CC} = 1/2$
- Eclairage élevé : si $R_C = R_1/10$ alors $V_{CDS}/V_{CC} = 1/11$

On mesure la valeur de la phot cellule ($R_{cell0} = 5 \text{ k}\Omega$) dans des conditions d'éclairage ambiant.

5. Calculer la valeur de R_1 pour que la LED s'allume lorsque l'éclairage diminue d'un facteur 10.

REPONSE

D'après la doc technique, la résistance R_{cell} est multipliée par 4 lorsque l'éclairage est divisée par 10

$$\text{Ainsi, } R_1 = 4 \cdot R_{cell0} = 20 \text{ k}\Omega$$

3. Capteur de température

3.1. Sonde de platine

On considère une sonde de platine (souvent notée PT100) pour laquelle la variation de température sur sa plage de fonctionnement (-200°C à +650°C) peut être approximée par la formule (en Ohms avec T exprimée en °C) :

$$R(T) = 100 (1 + 3.908 \times 10^{-3}T - 5.802 \times 10^{-7}T^2)$$

1. Que signifie, d'après vous, la valeur 100 dans le terme PT100 ?

REPONSE

Pour $T = 0\text{C}$, on a $R(T) = 100\ \Omega$.

2. Donner l'expression de la sensibilité de la sonde de platine.

REPONSE

Sensibilité : $S = \Delta R/\Delta T, S = dR(T)/dT = 3.908 \times 10^{-3} - 2 \times 5.802 \times 10^{-7}T$

3. Calculer la variation relative $\Delta R/R$ associée à une variation de température de 0.1°C autour de 0°C.

REPONSE

Pour $\Delta T = 0.1\text{C}$ autour de 0°C, $\Delta R = 0,391\ \Omega$ pour $R = 100\ \Omega$, on a alors $\Delta R/R = 4 \cdot 10^{-3}$.

4. Compléter le tableau suivant :

T (°C)	-200	0	100	650
R(T)				
Sensibilité (...)				

REPONSE

T (°C)	-200	0	100	650
R(T)	19,52	100	138,5	329,5
Sens. ($\Omega/^\circ\text{C}$)	0,414	0,391	0,379	0,315

On propose d'injecter un courant I_0 (via une source de courant) dans la résistance précédente.

5. Quelle est la sensibilité de votre système de mesure pour un courant I_0 de 1 A injecté dans la résistance ? Un courant I_0 de 10 A ?

REPONSE

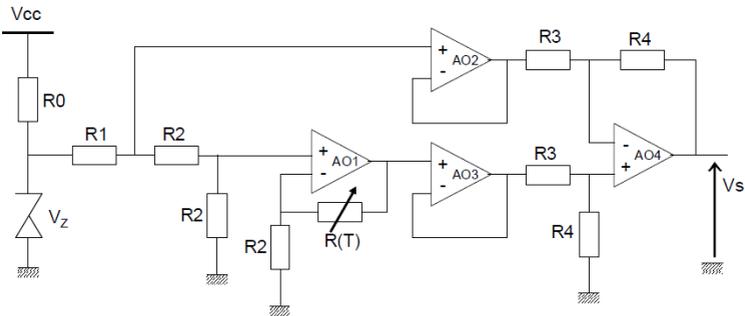
On peut utiliser une source de courant I_0 aux bornes de la résistance $R(T)$.
On a alors : $V_S = R(T) \cdot I_0$ et donc la sensibilité du montage : $S = \Delta V_S / \Delta T = \Delta R / \Delta T \cdot I_0$.

Pour $I_0 = 1A$, on obtient : $S = 0,39V/C$

Pour $I_0 = 10A$, on obtient : $S = 3,9V/C$

3.2. Montage à ALI

Le montage suivant utilise 4 amplificateurs linéaires intégrés (ALI) que l'on supposera idéaux. Une sonde de platine est insérée dans la boucle de réaction de l'AO1. La diode Zener sert à délivrer une tension de référence constante de valeur $V_Z = 1.2\text{ V}$. Les valeurs des autres composants sont : $V_{CC} = 15\text{ V}$, $R_0 = 10\text{ k}\Omega$, $R_1 = R_3 = 1\text{ k}\Omega$ et $R_2 = 100\ \Omega$.



1. Décomposer ce circuit en différents étages et expliquer le rôle de chacun.

REPONSE

Autour de la diode Zener : tension de référence
 Autour de l'AO1 : montage linéaire, source de courant constant pour la sonde car $V_+ = V_-$, donc potentiel fixe aux bornes de R2
 Autour des AO2 et AO3 : suiveur / découplage
 Autour de l'AO4 : amplificateur différentiel (voir suite du TD)

2. Exprimer la tension de sortie V_s en fonction de $R(T)$. Ce montage peut-il fonctionner avec des AO monotensions (c'est-à-dire alimentés entre 0 V et V_{CC}) ?

REPONSE**AO1**

$V_+ = V_-$, fonctionnement linéaire

$V_+ = V_Z \cdot R_2 / (R_1 + 2R_2)$ et $V_- = V_1 \cdot R_2 / (R_2 + R(T))$, alors :

$$V_1 = V_Z \cdot \frac{R_2}{R_1 + 2R_2} \cdot \frac{R_2 + R(T)}{R_2} = V_Z \cdot \frac{R_2 + R(T)}{R_1 + 2R_2}$$

AO2 : suiveur / diviseur de tension

$$V_2 = V_Z \cdot \frac{2 \cdot R_2 + R(T)}{R_1 + 2R_2}$$

AO3 : suiveur

$$V_3 = V_1$$

AO4

$V_- = (V_S / R_4 + V_2 / R_3) / (1/R_3 + 1/R_4)$ (Millmann)

$V_+ = V_3 \cdot R_4 / (R_3 + R_4)$

On a alors :

$$V_S = (V_3 - V_2) \cdot \frac{R_4}{R_3}$$

REPONSE**Montage complet**

$$V_S = V_Z \cdot \frac{R_4}{R_3} \cdot \frac{R(T) - R_2}{R_1 + 2R_2}$$

$$V_S = V_Z \cdot \frac{R_4}{R_3} \cdot \frac{R_2}{R_1 + 2R_2} \cdot \left(\frac{R(T)}{R_2} - 1 \right)$$

Lorsque $T < 0$, $R(T) < R_2$ et donc $V_S < 0$. Alimentation symétrique indispensable.

3. On souhaite obtenir en sortie du montage une sensibilité de $10\text{mV}/^\circ\text{C}$ autour de $T = 0^\circ\text{C}$. Quelle valeur faut-il choisir pour R_4 ?

REPONSE

On calcule dV_S/dT , on obtient :

$$\frac{dV_S}{dT} = V_Z \cdot \frac{R_4}{R_2 \cdot R_3} \cdot \frac{1}{R_1 + 2R_2} \cdot \frac{dR(T)}{dT}$$

Or, on a vu dans l'exercice 1 que $S_{PT100} = dR(T)/dT = 3.908 \times 10^{-3} - 2 \times 5.802 \times 10^{-7} T$ et que pour $T = 0 \text{ C}$, $S_{PT100} = 0,391 \text{ } \Omega/\text{C}$

On cherche ici, R_4 telle que $dV_S/dT = 10 \text{ mV/C}$ autour de 0°C :

$$R_4 = \frac{dV_S}{dT} \cdot R_3 \cdot \frac{12}{V_Z} \cdot \frac{1}{0,391}$$

AN : $R_4 = 25,6 \text{ k}\Omega$

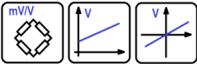
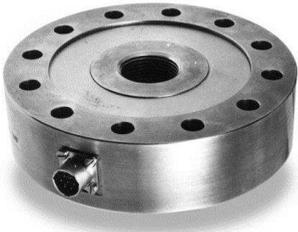
4. Dans ces conditions, exprimer la linéarité de ce montage sur une plage de fonctionnement de -100°C à $+100^\circ \text{C}$ (on calculera pour cela l'écart maximal à la droite de pente $10 \text{ mV}/^\circ \text{C}$).

REPONSE

En calculant l'écart maximal, on s'aperçoit qu'il s'agit du terme d'ordre 2 de $V_S(T)$.

Donc ici, $E = R_4/R_3 \cdot V_Z/12 \cdot 5,802 \cdot 10^{-7} \cdot T^2$, on obtient alors un écart de 15 mV .

Ainsi, on a un écart de : $15 \text{ mV}/2 \text{ V} = 0,75\%$



CARACTERISTIQUES

- Applications statiques et dynamiques
- Linéarité 0.1% E.M.
- Version haut niveau (amplificateur intégrée) en option
- Indice de protection IP65 en option

APPLICATIONS

- Contrôle de procédés d'assemblage
- Pesage en environnement sévère
- Bancs d'essais de fatigue
- Régulation de commandes hydrauliques
- Laboratoire de recherche

FN3000

Capteur de force Traction et Compression

SPECIFICATIONS

- Grande robustesse
- Etendues de mesure de 10 à 1000 kN [2 à 200 klbf]
- Applications statiques et dynamiques
- Corps en aluminium ou en acier inoxydable
- Indice de protection élevé
- Sortie haut niveau avec amplificateur intégré

Les capteurs d'effort de la série **FN3000** allient solidité et précision. Leur structure et le positionnement des ponts de jauges, les rendent peu sensibles aux efforts transverses. Ils sont particulièrement adaptés aux bancs d'essai comme au procédés d'assemblage et ce même dans des environnements difficiles.

L'indice de protection des capteurs **FN3000** peut être encore augmenté sur demande. La sortie analogique haut niveau intégrée au capteur lui confère une grande polyvalence et une facilité d'utilisation.

Concepteur et producteur de ce capteur, TE CONNECTIVITY propose une vaste gamme d'électroniques de conditionnement et de traitement permettant l'alimentation du capteur, l'amplification du signal et l'affichage de la mesure sur indicateur numérique, pour vous fournir une chaîne de mesure complète, appairée, étalonnée et donc prête à l'emploi.

Afin de vous permettre l'utilisation de nos capteurs avec un maximum d'efficacité et de sécurité, un document d'instruction d'utilisation est disponible sur demande.

FN3000

Capteur de force Traction et Compression

ETENDUES DE MESURE (EM)

Etendues en N	10k	25k	50k	100k	200k	500k	1000k
Etendues en lbf	2k	5k	10k	20k	40k	100k	200k
Raideur en N/m	2.5x10 ⁸	5x10 ⁸	1x10 ⁹	2x10 ⁹	3x10 ⁹	5x10 ⁹	7x10 ⁹
Raideur en lbf/ft	1.7x10 ⁷	3.4x10 ⁷	6.9x10 ⁷	1.4x10 ⁸	2.1x10 ⁸	3.4x10 ⁸	4.8x10 ⁸
Matériau	Aluminium	Acier inoxydable					

CARACTERISTIQUES (valeurs typiques à température 23±3°C)

Paramètres	
Plage d'utilisation en température (PUT)	-20 à 80° C [-4 à 176° F]
Plage de compensation en température (PCT)	0 à 60° C [32 à 140° F]
Dérive du zéro dans la PCT	<0.5% E.M. / 50° C [1/100° F]
Dérive de sensibilité dans la PCT	<1% de la valeur lue / 50° C [1/100° F]
Surcharge admissible	
Sans altération des performances	1.5 x E.M.
Sans destruction	3 x E.M.
Précision	
Linéarité	±0.1% E.M.
Hystérésis	±0.1% E.M.

Caractéristiques électriques

Modèle	FN3000 ¹	FN3000-A1	FN3000-A2
Alimentation	1 à 10 Vcc	10 à 30Vcc	±15Vcc (±12 à ±18Vcc)
Sensibilité à l'E.M. ²	±2mV/V	±2V ±0.2V	±5V ±0.2V
Décalage initial	±1mV	2.5V ±0.2V	0V ±0.2V
Impédance d'entrée / Consommation	350 à 700Ω	<50mA	50mA
Impédance de sortie	350 à 700Ω	1 kΩ ⁶	1 kΩ ⁶
Isolement sous 50Vcc	≥100MΩ	≥100MΩ	≥100MΩ

Notes

1. Capteur caractérisé avec une tension d'alimentation 10 Vcc en standard
2. Signal positif en traction en câblage standard. Autres sorties signal sur demande
3. Sortie électrique par embase Jaeger miniature, fiche mobile fournie avec serre-câble.
4. Matériaux: corps en acier inoxydable ou alliage d'aluminium en fonction de l'E.M. capot en aluminium
5. Indice de protection: IP50 (autres indices en option)
6. Impédance de sortie < 100 Ω sur demande
7. Certification CE suivant les normes EN 61010-1, EN 50081-1, EN 50082-1

FN3000

Capteur de force Traction et Compression

ENCOMBREMENT ET CABLAGES (METRIQUE)

Schéma électrique

Corps — Blindage

Version -A1

Corps — Blindage

Version -A2

Corps — Blindage

EH: Embout Hémisphérique

Dimensions en mm

E.M	J	R
10 kN	12	80
25 kN	12	80
50 kN	12	80
100 kN	20	250
200 kN	20	250
500 kN	30	400
1000 kN	60	400

FF: Flasque de Fixation

Dimensions en mm [inch]

E.M. en N [en lbf]	10k [2k]	25k [5k]	50k [10k]	100k [20k]	200k [40k]	500k [100k]	1000k [200k]
A		100 [3.94]		150 [5.91]		195 [7.68]	272 [10.71]
B		30 [1.18]		40 [1.57]		60 [2.36]	80 [3.15]
C		34 [1.34]		65 [2.56]		87 [3.43]	120 [4.72]
D (filetage)		M20x1.5		M32x2		M56x2	M80x3
E		65 [2.56]		90 [3.54]		106 [4.17]	150 [5.91]
F		70 [2.76]		100 [3.94]		143 [5.63]	186 [7.32]
G		45°		30°		22.5°	
H		8x8.2 / \pm 85		12x10.4 / \pm 125		16x16.2 / \pm 169	16x24.5 / \pm 229
I		M8 / \pm 85		M10 / \pm 125		M16 / \pm 169	M24 / \pm 229
Serrage vis (m.kg)	2.2	2.5	2.5	5	5	15	50
Serrage vis (lbf/ft)	15.9	18.1	18.1	36.2	36.2	108.5	361.7

Capter des photons

OBJECTIFS

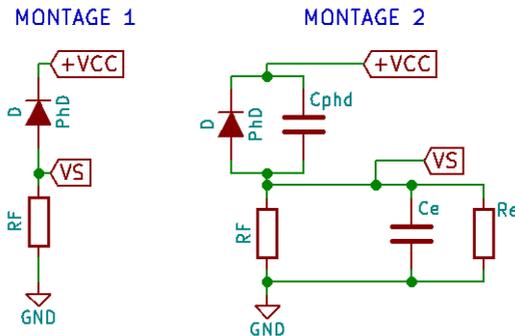
- IDENTIFIER LES CARACTÉRISTIQUES D'UN PHOTODÉTECTEUR (PHOTODIODE).
- DÉTERMINER LES PERFORMANCES D'UN SYSTÈME DE PHOTODÉTECTION.

FICHE(S) A LIRE

- AMPLIFICATEUR LINÉAIRE INTÉGRÉ / PRINCIPE ET MONTAGES DE BASE
- CAPTEURS

1. Photodiode et système de détection

On se propose d'étudier successivement ces deux montages :



1. Calculer la tension V_S en fonction du courant résultant de la photodiode, qu'on notera I_{phd} pour le montage 1.
2. calculer la tension V_S en fonction du flux lumineux reçu, noté Φ_e , si on note k la sensibilité (en A/W) de la photodiode pour le montage 1.

REPONSE

Par application de la loi d'Ohms, le courant qui sort de la photodiode passe par la résistance R_F . On a donc : $V_S(t) = R_F \cdot I_{phd}(t)$.

De plus, $I_{phd}(t) = k \cdot \Phi_e(t)$, on a donc : $V_S(t) = k \cdot R_F \cdot \Phi_e(t)$.

EN COURS DE SEANCE

On peut insister sur le fait que $k \cdot R_F$ est la sensibilité du montage de photodétection, alors que k est la sensibilité de la photodiode.

3. A quoi peut correspondre l'impédance composée de R_e et C_e dans le montage 2 ?

REPOSE

Cela peut modéliser l'entrée de l'oscilloscope et les câbles coaxiaux permettant de visualiser le signal résultant du système de photodétection.

4. A quoi correspond la capacité C_{phd} dans le montage 2 ?

REPOSE

Il s'agit du modèle équivalent de la photodiode.

2. Modèle "petits signaux" de la photodiode

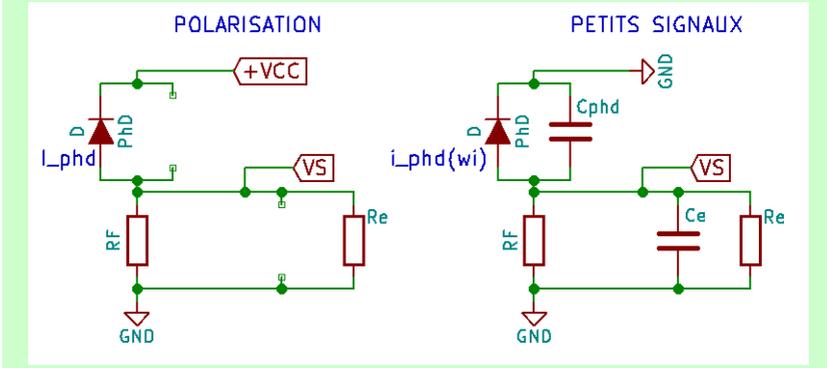
On supposera dans la suite de ce problème que le système est linéaire et que le flux lumineux reçu est une combinaison d'un flux constant et d'une somme de flux sinusoïdaux, pouvant s'écrire :

$$\phi_{lum}(t) = \Phi_{ambient} + \sum_{i=1}^N \phi_i \cdot \sin(\omega_i \cdot t)$$

1. Montrer que par application du théorème de superposition, on peut décomposer l'étude de ce montage en 2 études distinctes, dont on donnera les schémas équivalents : (a) une étude en continu et (b) une étude en petits signaux.

REPOSE

On peut décomposer le signal $\phi_{lum}(t)$ en $N + 1$ sources indépendantes : $\Phi_{ambient}$ source continue et N sources de fréquence f_i . Comme le système est linéaire, on peut alors appliquer le théorème de superposition. On peut alors sommer les causes de chacune des sources indépendantes. On peut alors réaliser l'étude en polarisation indépendamment de l'étude en petits signaux, en s'intéressant aux 2 montages suivants :



2. Calculer V_{Scont} correspondant à l'étude en continu du système, en fonction de $\Phi_{ambient}$ et des différents éléments du montage.

REPOSE

$$V_{Scont} = (R_F // R_e) \cdot I_{phd} = (R_F // R_e) \cdot k \cdot \Phi_{ambient}.$$

EN COURS DE SEANCE

Insister sur le fait que selon la valeur de R_F par rapport à R_e , R_e peut ne pas être négligée dans le calcul. En effet, R_F est souvent de l'ordre du $M\Omega$.

3. Calculer $V_S(f_i)$ correspondant à l'étude en petits signaux pour une fréquence particulière f_i , en fonction de ϕ_i et des éléments du montage.

REPOSE

L'ensemble des éléments sont en parallèle. On obtient donc la relation suivante : $V_S(f_i) = k \cdot \phi_i \cdot (R_e // R_F // C_{phd} // C_e)$.

En appelant $Y = 1/(R_e // R_F // C_{phd} // C_e)$, on obtient $V_S(f_i) = k \cdot \phi_i / Y$ avec :

$$Y = \frac{1}{R_F} + \frac{1}{R_e} + j \cdot (C_{phd} + C_e) \cdot \omega_i$$

$$Y = \frac{R_e + R_F}{R_F \cdot R_e} \cdot (1 + j \cdot \omega_i \cdot (C_{phd} + C_e) \cdot \frac{R_F \cdot R_e}{R_e + R_F})$$

On obtient alors :

$$\frac{V_S(f_i)}{\phi_i} = k \cdot \frac{R_F \cdot R_e}{R_e + R_F} \cdot \frac{1}{(1 + j \cdot \omega_i \cdot (C_{phd} + C_e) \cdot \frac{R_F \cdot R_e}{R_e + R_F})}$$

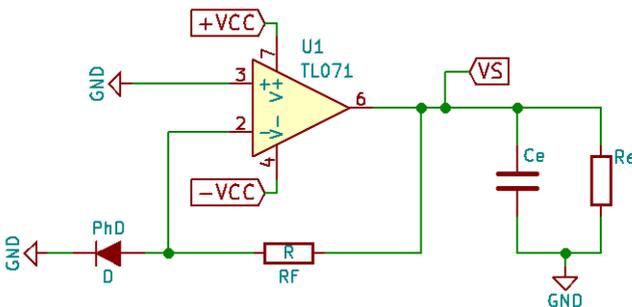
4. Quel type de comportement obtient-on ? De quoi dépend-il ?

REPOSE

On retrouve alors le comportement d'un filtre passe-bas dont la fréquence de coupure $\omega_0 = \frac{R_e + R_F}{R_F \cdot R_e \cdot (C_{phd} + C_e)}$.

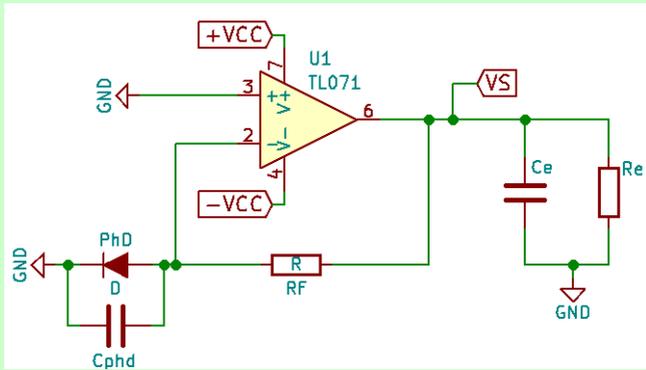
3. Montage transimpédance

On considère le montage récepteur à photodiode suivant. L'amplificateur linéaire intégré (ALI) est alimenté en $\pm 15V$. On note $\Phi_{lum}(t)$ le flux lumineux reçu par la photodiode et k sa sensibilité.



1. Donner le modèle petits signaux du montage.

REPOSE



On peut remarquer dans ce modèle que la capacité C_{phd} est soumise en permanence à une tension nulle.

- Exprimer la tension de sortie $V_S(f_i)$ en fonction de ϕ_i et des éléments du montage.

REPOSE

L'amplificateur opérationnel fonctionne en régime linéaire (contre-réaction négative). On a alors : $V_+ = V_-$. De plus, $V_+ = 0$.

On a alors : $V_S(f_i) = -R_F \cdot k \cdot \phi_i$.

Convertir un signal analogique en numérique

OBJECTIFS

- ENUMÉRER LES CARACTÉRISTIQUES D'UN CONVERTISSEUR ANALOGIQUE-NUMÉRIQUE (CAN) ET D'UN CONVERTISSEUR NUMÉRIQUE-ANALOGIQUE (CNA).
- ANALYSER LA STRUCTURE D'UN CNA.
- ÉVALUER LES PERFORMANCES D'UN CAN/CNA.

FICHE(S) A LIRE

- AMPLIFICATEUR LINÉAIRE INTÉGRÉ / PRINCIPE ET MONTAGES DE BASE

1. Conversion de signaux courants

1.1. Signal audio

1. Rappeler l'intervalle de fréquences des signaux audibles par l'être humain.

REPONSE

Entre 20 Hz et 20 kHz.

2. Quelle est la fréquence minimale pour échantillonner correctement un signal audio ?

REPONSE

Afin de respecter le critère de Nyquist-Shannon, à savoir qu'il faut au moins échantillonner 2 points par période d'un signal pour pouvoir le reconstituer fidèlement, il faut une fréquence d'échantillonnage supérieure à 40 kHz.

Les signaux audio "classiques" (CD audio par exemple) sont échantillonnés à une fréquence $F_{Eclassique} = 44.1$ kHz et chaque échantillon est codé sur 16 bits.

Les signaux HRA (Audio Haute Résolution) sont échantillonnés à une fréquence $F_{EHRA1} = 96$ kHz ou $F_{EHRA2} = 192$ kHz et chaque échantillon est codé sur 24 bits.

3. Ces fréquences sont-elles bien choisies ?

REPONSE

Elles respectent toutes le critère de Nyquist-Shannon, puisque $F_E > 40$ kHz.

4. Combien de niveau logique différent y a-t-il pour chacune de ces normes ?

REPONSE

Pour la version "classique", on a 2^{16} niveaux logiques différents (soit 65536 niveaux).

Pour la version HRA, on a 2^{24} niveaux logiques différents (soit plus de 16 millions de niveaux).

5. Quelle quantité d'espace numérique (en octets) faut-il prévoir pour stocker une heure de données sonores :

(a) au format "classique", stéréo ?

REPONSE

En stéréo, il y a 2 voies. On les échantillonne chacune à 44100 Hz, soit 44100 échantillons par seconde de 16 bits chacun.

La quantité de données est alors de :

$$DATA = 2(voies) \cdot 16(bits) \cdot 44100(ech/s) \cdot 3600(s)/8(bits) = 635.04 \text{ Mo}$$

(b) au format HRA-192, en 5.1 ?

REPONSE

En 5.1, il y a 6 voies. On les échantillonne chacune à 192000 Hz, soit 192000 échantillons par seconde de 24 bits chacun.

La quantité de données est alors de :

$$DATA = 6(voies) \cdot 24(bits) \cdot 192000(ech/s) \cdot 3600(s)/8(bits) = 12.5 \text{ Go}$$

1.2. Signal vidéo

On s'intéresse au capteur **CMV50000** de la société *CMOSIS*, capteur 8K@30fps - au prix d'environ 3500\$ (juin 2018) dont la documentation est donnée en annexe.

EN COURS DE SEANCE

On peut rappeler le principe d'un capteur CMOS = ensemble de photodiodes et leur système d'amplification. Le tout est lié à plusieurs convertisseurs analogique/numérique en parallèle.

1. Quelle est la taille de l'image de ce capteur ? Combien cela fait-il de pixels ?

REPOSE

On peut lire dans la documentation : 7920 (H) x 6004 (V) soit un total de 47.5 millions de pixels.

2. Combien de convertisseurs analogique-numérique embarquent ce capteur ? Quelle est la résolution des ADC ?

REPOSE

Le constructeur annonce : **22 LVDS at 830 Mbps** comme sortie. Cela correspond à **22 convertisseurs** placés en parallèle.

On trouve également que le nombre d'électrons récupérés en sortie en **pleine échelle** (Full well charge) est de 14500 e-. On a également le taux de conversion de 0.272 DN/e. On a alors que la pleine échelle est d'environ 3950 DN. Cela correspond bien aux 12 bits annoncés par le constructeur.

EN COURS DE SEANCE

On peut rappeler ici que les capteurs CMOS sont des matrices de photodiodes qui transforment un flux lumineux en électrons.

3. La vitesse de transfert donnée est-elle suffisante pour prendre des images en 8K (7680 x 4320 pixels) à 30 images/seconde ?

REPOSE

Pour une image en 8K, soit 7680 x 4320 pixels, chacun codé sur 12 bits, à 30 images/seconde, cela donne :

$$DATA = 7680 \cdot 4320 \cdot 12(bits) \cdot 30(fps) = 11.94 \text{ Gbps} = 1.5 \text{ Gops}$$

Comme il y a 22 sorties en parallèle, chacune produit donc un flux de donnée de : $DATA_{LVDS} = DATA/22 = 543 \text{ Mbps} = 68 \text{ Mops}$.

2. Système numérique

Que peut-on dire des signaux suivants ?

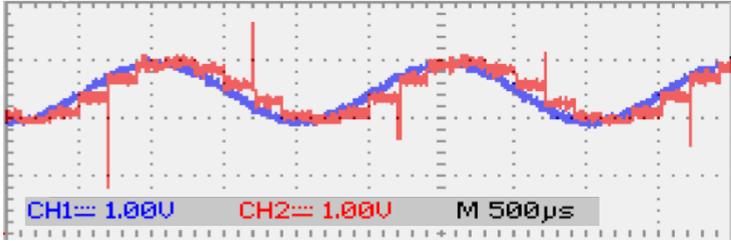


FIGURE 5 – Sortie d'un filtre numérique

REPONSE

Cette figure correspond à la réponse d'un système numérique qui échantillonne à une fréquence de 5 kHz (ou une période de 200 µs - largeur d'un palier).

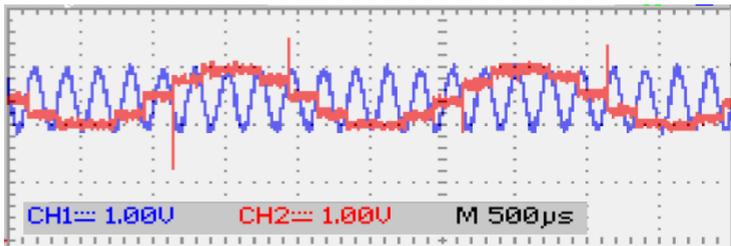


FIGURE 6 – Sortie d'un filtre numérique

REPONSE

Cette figure correspond à la réponse du même système numérique que précédemment.

On remarque ici que le signal de sortie n'a pas la même fréquence de le signal de départ. Le système n'est donc pas linéaire !! On assiste ici à un repliement de spectre dû à l'échantillonnage.

EN COURS DE SEANCE

On peut ici dessiner le spectre du signal initial, et de la version échantillonné de ce signal pour montrer le repliement.

3. Entrées/Sorties Numériques

On s'intéresse à présent à 2 convertisseurs analogiques-numériques différents, dont une partie des documentations techniques sont données en annexe :

- **TLC548** de *Texas Instruments* (environ 3\$ - juin 2018)
- **AD9230** de *Analog Devices* (environ 80\$ - juin 2018)

1. A partir de ces deux documentations, remplir le tableau suivant :

	TLC548	AD9230
Type de sortie		
$F_{E_{max}}$		
Résolution		
Alimentation		

REPONSE

	TLC548	AD9230
Type de sortie	Série ^a	Parallèle - LVDS ^b
$F_{E_{max}}$	45.5 ksps	250 Msps
Résolution	8 bits	12 bits
Alimentation	3 à 6 V	1.8 V

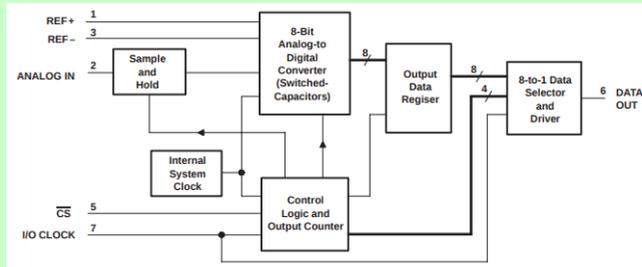
a. Liaison type SPI avec les signaux : CS-IO_CLOCK-DATA_OUT

b. *Low Voltage Differential Signaling* - nouvelle norme pour la transmission de signaux électriques à haute fréquence - plusieurs centaines de MHz - sur une ligne symétrique / signal différentiel

2. A l'aide de la documentation technique du **TLC548**,

- (a) Expliquer à quoi correspondent les différents éléments du **diagramme fonctionnel** donnée en page 2.

REPONSE

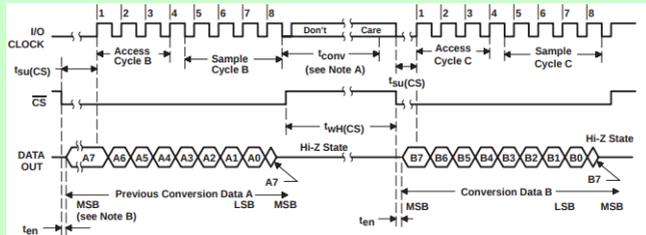


- **8-Bit Analog-to-Digital Converter** : convertisseur avec :
 - 2 entrées de référence REF+ et REF-
 - 1 entrée pour le signal analogique à convertir
 - 1 sortie sur 8 bits pour la donnée numérique
 - des entrées de contrôle
- **Data Output Register** : bloc permettant de mémoriser la donnée le temps d'une autre conversion
- **8-to-1 Data Selector and Driver** : bloc permettant de transformer la donnée numérique parallèle en donnée numérique série, à partir de l'horloge d'entrée
- **Sample and Hold** : échantillonneur bloqueur permettant d'avoir un signal analogique stable durant tout le temps de la conversion^a
- **Control Logic and Output Counter** : bloc de contrôle de la séquence de conversion

^a. On peut prendre un peu de temps pour montrer le fonctionnement via le schéma proposé dans la documentation technique

(b) Expliquer l'opération de conversion et de récupération des données à partir de la **séquence** donnée en page 3.

REPONSE



La conversion se fait lorsque le signal CS passe à '1'. La conversion dure jusqu'à $t_{conv} = 17 \mu s$ (d'après la documentation technique).

La donnée est ensuite prête dans le registre de données. Il faut forcer le signal CS à '0' pour débiter la discussion avec le composant. Il faut appliquer un signal d'horloge (jusqu'à 2.048 MHz d'après la documentation technique).

- (c) Combien de temps faut-il entre chaque conversion (pour $F_{CLOCK} = 2.048 \text{ MHz}$?

REPONSE

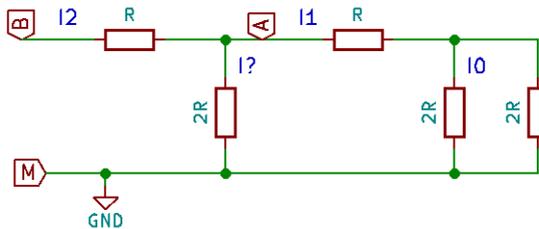
Il faut $t_{data} = 8 \cdot 1/2.048 \text{ MHz} = 3.9 \mu s$ pour récupérer la donnée complète sur 8 bits.

L'opération totale met donc $t_{total} = t_{conv} + t_{data} = 21 \mu s$

4. Convertisseur R-2R

4.1. Montage R-2R

On s'intéresse à ce montage :



1. Quelle est la résistance équivalente vue entre les points A et M?

REPONSE

On trouve entre A et M une résistance R en série avec un ensemble en parallèle de 2 résistances de $2R$.

$$R_{AM} = R + (2R // 2R) \text{ avec } 2R // 2R = \frac{2R \cdot 2R}{2R + 2R} = R$$

On a alors : $R_{AM} = R + R = 2R$.

2. Que vaut le courant I_1 en fonction du courant I_0 (courant passant par la résistance $2R$) ?

REPONSE

Les deux résistances de $2R$ étant en parallèle, elles sont soumises à la même différence de potentiel. Comme elles ont également la même résistance, elles sont traversées par le même courant.

La loi des noeuds au point d'intersection de R et des deux résistances de $2R$ donne que $I_1 = 2 \cdot I_0$.

3. Quelle est la résistance équivalente vue entre les points B et M ?

REPONSE

En reprenant le modèle équivalent du montage entre A et M, on obtient alors un nouveau montage R-2R.

On a alors $R_{BM} = R + (2R // 2R) = 2R$. Et ainsi de suite...

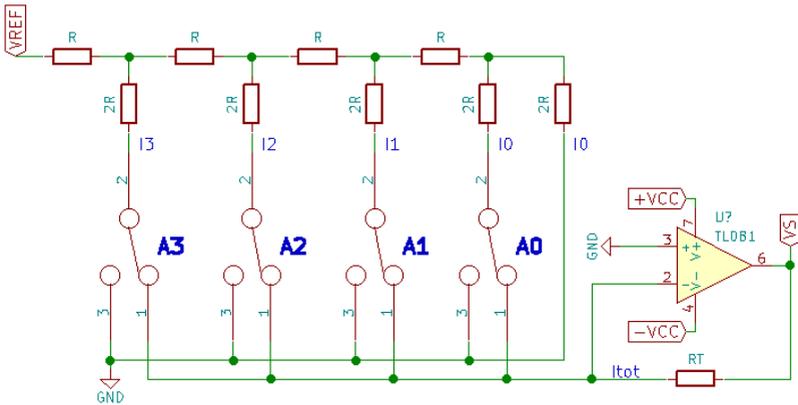
4. Que vaut le courant I_2 en fonction du courant I_0 (courant passant par la résistance $2R$?

REPONSE

De la même façon que précédemment, on obtient $I_2 = 2 \cdot I_1 = 2^2 \cdot I_0$.

4.2. Montage complet

On s'intéresse à présent au montage suivant :



On supposera que lorsque $A_i = 0$, l'interrupteur i est en position 3 et que lorsque $A_i = 1$, l'interrupteur i est en position 1.

1. Quel est le type de montage autour de l'ALI ?

REPONSE

Il s'agit d'un montage transimpédance, qui permet de transformer I_{tot} en une tension $V_S = -R_T \cdot I_{tot}$.

2. En quoi la structure vue précédemment peut nous aider ?

REPONSE

On remarque que la structure est de type R-2R. En fonction de la position des A_i , le courant résultant des différentes branches va soit à la masse, soit dans le contre-réaction de l'ALI. Comme l'ALI est en mode linéaire, on a $V_+ = V_-$ et $V_+ = 0$. Dans les deux cas, la masse est présente sur les interrupteurs A_i .

3. Que vaut alors le courant I_{tot} dans la contre-réaction de l'ALI en fonction des courants I_i ?

REPONSE

Si on calcule le courant au noeud en $V-$, on a $I_{tot} = A_0 \cdot I_0 + A_1 \cdot I_1 + A_2 \cdot I_2 + A_3 \cdot I_3$.

De manière généralisée : $I_{tot} = \sum_{k=0}^N A_k \cdot I_k$

4. Que vaut alors le courant I_{tot} dans la contre-réaction de l'ALI en fonction du courant I_0 et des valeurs des A_i ?

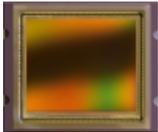
REPONSE

D'après la section précédente, on a vu que $I_1 = 2^1 \cdot I_0$, que $I_2 = 2^2 \cdot I_0$...

On a alors :

$$I_{tot} = I_0 \cdot \sum_{k=0}^N A_k \cdot 2^k$$

CMV50000
AREA SCAN SENSORS



The CMV50000 is a high speed CMOS image sensor with 7920 x 6004 effective pixels (47.5Mp) developed for machine vision and video applications. The image array consists of 4.6µm pipelined 8T global shutter pixels which allow exposure during read out, while performing true CDS (Correlated Double Sampling) operation. The image sensor has 22 12bit sub-LVDS data outputs. The image sensor also integrates a programmable analog gain amplifier and offset regulation. Each output channel runs up to 830 Mbps maximum which results in 30 fps frame rate at full resolution in 12 bit. Higher frame rates can be achieved in row-windowing mode or row-subsampling mode. These modes are all programmable using the SPI interface. All internal exposure and read out timings are generated by a programmable on-board sequencer. External triggering and exposure programming is also possible. Extended optical dynamic range can be achieved by a dual exposure HDR mode.

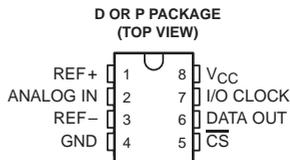
SPECIFICATIONS

Part status	Sampling
Resolution	48MP - 7920 (H) x 6004 (V)
Pixel size	4.6 x 4.6
Optical format	35 mm (36.43 x 27.62 mm2)
Shutter type	Global shutter
Frame rate	30 fps
Output interface	22 LVDS @ 830 Mbps
Sensitivity	3.5 x10e7 DN/(W.s/m2) (@ 550 nm)
Conversion gain	0.272 DN/e
Full well charge	14500 e- (with binning 58000 e-)
Dark noise	8.8 e-
Dynamic range	64dB (binning: 68dB)
SNR max	41.6dB (binning: 47.6dB)
Parasitic light sensitivity	1/18000
Extended dynamic range	Yes, odd/even read out
Dark current	0.24e/s @ 20°C; 66.2e/s @60°C
Fixed pattern noise	6.6 DN rms
Chroma	Mono and RGB
Supply voltage	3.3/2.7/1.8/1.2V
Power	3W
Operating temperature range	-30°C to 70°C
RoHS compliance	Yes (TBC)
Package	141 pins PGA ceramic package
Socket	Andon Electronics (http://www.andonelectronics.com) 575-20-19A-141-01M-R27-L14 (thru-hole) 575-20-19A-141-93M-R27-L14 (surface mount)

TLC548C, TLC548I, TLC549C, TLC549I 8-BIT ANALOG-TO-DIGITAL CONVERTERS WITH SERIAL CONTROL

SLAS067C – NOVEMBER 1983 – REVISED SEPTEMBER 1996

- Microprocessor Peripheral or Standalone Operation
- 8-Bit Resolution A/D Converter
- Differential Reference Input Voltages
- Conversion Time . . . 17 μ s Max
- Total Access and Conversion Cycles Per Second
 - TLC548 . . . up to 45 500
 - TLC549 . . . up to 40 000
- On-Chip Software-Controllable Sample-and-Hold Function
- Total Unadjusted Error . . . ± 0.5 LSB Max
- 4-MHz Typical Internal System Clock
- Wide Supply Range . . . 3 V to 6 V
- Low Power Consumption . . . 15 mW Max
- Ideal for Cost-Effective, High-Performance Applications including Battery-Operated Portable Instrumentation
- Pinout and Control Signals Compatible With the TLC540 and TLC545 8-Bit A/D Converters and with the TLC1540 10-Bit A/D Converter
- CMOS Technology



description

The TLC548 and TLC549 are CMOS analog-to-digital converter (ADC) integrated circuits built around an 8-bit switched-capacitor successive-approximation ADC. These devices are designed for serial interface with a microprocessor or peripheral through a 3-state data output and an analog input. The TLC548 and TLC549 use only the input/output clock (I/O CLOCK) input along with the chip select ($\overline{\text{CS}}$) input for data control. The maximum I/O CLOCK input frequency of the TLC548 is 2.048 MHz, and the I/O CLOCK input frequency of the TLC549 is specified up to 1.1 MHz.

AVAILABLE OPTIONS

T _A	PACKAGE	
	SMALL OUTLINE (D)	PLASTIC DIP (P)
0°C to 70°C	TLC548CD TLC549CD	TLC548CP TLC549CP
-40°C to 85°C	TLC548ID TLC549ID	TLC548IP TLC549IP



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1996, Texas Instruments Incorporated

TLC548C, TLC548I, TLC549C, TLC549I

8-BIT ANALOG-TO-DIGITAL CONVERTERS WITH SERIAL CONTROL

SLAS067C – NOVEMBER 1983 – REVISED SEPTEMBER 1996

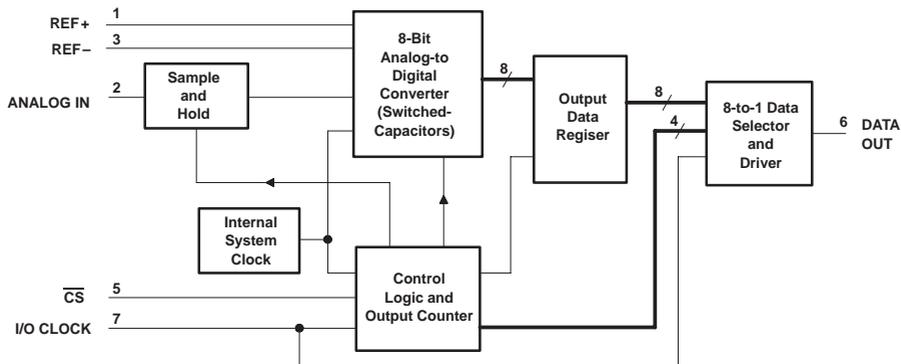
description (continued)

Operation of the TLC548 and the TLC549 is very similar to that of the more complex TLC540 and TLC541 devices; however, the TLC548 and TLC549 provide an on-chip system clock that operates typically at 4 MHz and requires no external components. The on-chip system clock allows internal device operation to proceed independently of serial input/output data timing and permits manipulation of the TLC548 and TLC549 as desired for a wide range of software and hardware requirements. The I/O CLOCK together with the internal system clock allow high-speed data transfer and conversion rates of 45 500 conversions per second for the TLC548, and 40 000 conversions per second for the TLC549.

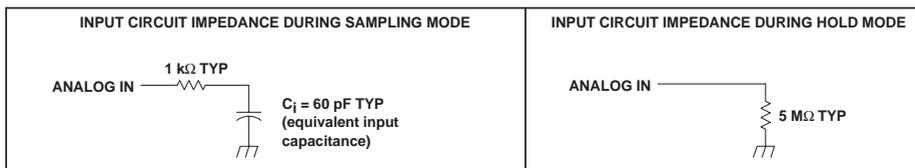
Additional TLC548 and TLC549 features include versatile control logic, an on-chip sample-and-hold circuit that can operate automatically or under microprocessor control, and a high-speed converter with differential high-impedance reference voltage inputs that ease ratiometric conversion, scaling, and circuit isolation from logic and supply noises. Design of the totally switched-capacitor successive-approximation converter circuit allows conversion with a maximum total error of ± 0.5 least significant bit (LSB) in less than 17 μ s.

The TLC548C and TLC549C are characterized for operation from 0°C to 70°C. The TLC548I and TLC549I are characterized for operation from -40°C to 85°C.

functional block diagram



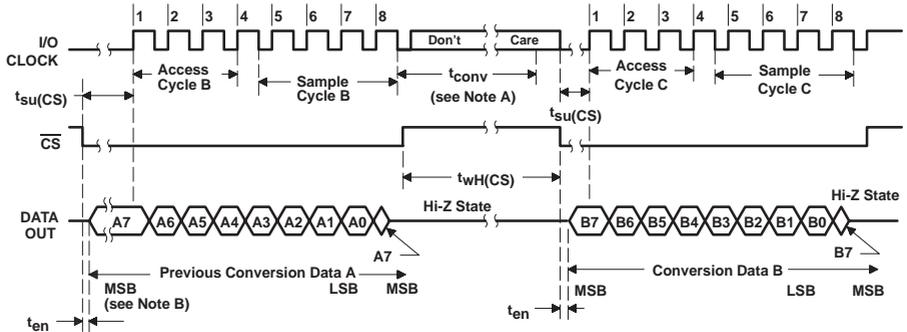
typical equivalent inputs



TLC548C, TLC548I, TLC549C, TLC549I 8-BIT ANALOG-TO-DIGITAL CONVERTERS WITH SERIAL CONTROL

SLAS067C – NOVEMBER 1983 – REVISED SEPTEMBER 1996

operating sequence



- NOTES: A. The conversion cycle, which requires 36 internal system clock periods (17 μ s maximum), is initiated with the eighth I/O clock pulse trailing edge after CS goes low for the channel whose address exists in memory at the time.
- B. The most significant bit (A7) is automatically placed on the DATA OUT bus after CS is brought low. The remaining seven bits (A6–A0) are clocked out on the first seven I/O clock falling edges. B7–B0 follows in the same manner.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	6.5 V
Input voltage range at any input	–0.3 V to $V_{CC} + 0.3$ V
Output voltage range	–0.3 V to $V_{CC} + 0.3$ V
Peak input current range (any input)	± 10 mA
Peak total input current range (all inputs)	± 30 mA
Operating free-air temperature range, T_A (see Note 2):	TLC548C, TLC549C 0°C to 70°C
	TLC548I, TLC549I –40°C to 85°C
Storage temperature range, T_{stg}	–65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

- NOTES: 1. All voltage values are with respect to the network ground terminal with the REF– and GND terminals connected together, unless otherwise noted.
2. The D package is not recommended below –40°C.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

FEATURES

SNR = 64.9 dBFS @ f_{IN} up to 70 MHz @ 250 MSPS
ENOB of 10.4 @ f_{IN} up to 70 MHz @ 250 MSPS (-1.0 dBFS)
SFDR = -79 dBc @ f_{IN} up to 70 MHz @ 250 MSPS (-1.0 dBFS)

Excellent linearity

DNL = ± 0.3 LSB typical
INL = ± 0.5 LSB typical

LVDS at 250 MSPS (ANSI-644 levels)

700 MHz full power analog bandwidth
On-chip reference, no external decoupling required

Integrated input buffer and track-and-hold

Low power dissipation

434 mW @ 250 MSPS—LVDS SDR mode
400 mW @ 250 MSPS—LVDS DDR mode

Programmable input voltage range

1.0 V to 1.5 V, 1.25 V nominal

1.8 V analog and digital supply operation

Selectable output data format (offset binary, twos complement, Gray code)

Clock duty cycle stabilizer

Integrated data capture clock

APPLICATIONS

Wireless and wired broadband communications

Cable reverse path

Communications test equipment

Radar and satellite subsystems

Power amplifier linearization

GENERAL DESCRIPTION

The AD9230 is a 12-bit monolithic sampling analog-to-digital converter optimized for high performance, low power, and ease of use. The product operates at up to a 250 MSPS conversion rate and is optimized for outstanding dynamic performance in wideband carrier and broadband systems. All necessary functions, including a track-and-hold (T/H) and voltage reference, are included on the chip to provide a complete signal conversion solution.

The ADC requires a 1.8 V analog voltage supply and a differential clock for full performance operation. The digital outputs are LVDS (ANSI-644) compatible and support either twos complement, offset binary format, or Gray code. A data clock output is available for proper output data timing.

Fabricated on an advanced CMOS process, the AD9230 is available in a 56-lead LFCSP, specified over the industrial temperature range (-40°C to $+85^{\circ}\text{C}$).

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

FUNCTIONAL BLOCK DIAGRAM

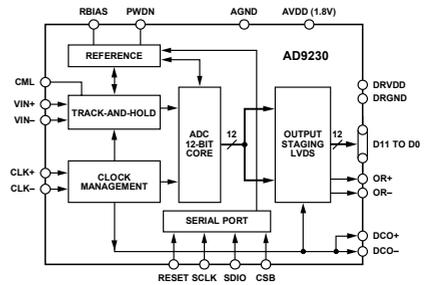


Figure 1. Functional Block Diagram

PRODUCT HIGHLIGHTS

1. High Performance—Maintains 64.9 dBFS SNR @ 250 MSPS with a 70 MHz input.
2. Low Power—Consumes only 434 mW @ 250 MSPS.
3. Ease of Use—LVDS output data and output clock signal allow interface to current FPGA technology. The on-chip reference and sample and hold provide flexibility in system design. Use of a single 1.8 V supply simplifies system power supply design.
4. Serial Port Control—Standard serial port interface supports various product functions, such as data formatting, disabling the clock duty cycle stabilizer, power-down, gain adjust, and output test pattern generation.
5. Pin-Compatible Family—10-bit pin-compatible family offered as AD9211.

PIN CONFIGURATIONS AND FUNCTION DESCRIPTIONS

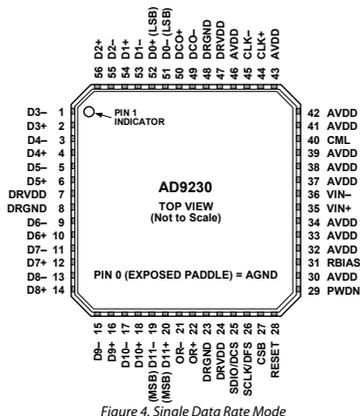


Figure 4. Single Data Rate Mode

Table 7. Single Data Rate Mode Pin Function Descriptions

Pin No.	Mnemonic	Description
30, 32 to 34, 37 to 39, 41 to 43, 46	AVDD	1.8 V Analog Supply.
7, 24, 47	DRVDD	1.8 V Digital Output Supply.
0	AGND ¹	Analog Ground.
8, 23, 48	DRGND ¹	Digital Output Ground.
35	VIN+	Analog Input—True.
36	VIN-	Analog Input—Complement.
40	CML	Common-Mode Output Pin. Enabled through the SPI, this pin provides a reference for the optimized internal bias voltage for VIN+/VIN-.
44	CLK+	Clock Input—True.
45	CLK-	Clock Input—Complement.
31	RBIAS	Set Pin for Chip Bias Current. (Place 1% 10 kΩ resistor terminated to ground.) Nominally 0.5 V.
28	RESET	CMOS-Compatible Chip Reset (Active Low).
25	SDIO/DCS	Serial Port Interface (SPI [®]) Data Input/Output (Serial Port Mode); Duty Cycle Stabilizer Select (External Pin Mode).
26	SCLK/DFS	Serial Port Interface Clock (Serial Port Mode); Data Format Select Pin (External Pin Mode).
27	CSB	Serial Port Chip Select (Active Low).
29	PWDN	Chip Power-Down.
49	DCO-	Data Clock Output—Complement.
50	DCO+	Data Clock Output—True.
51	D0-	D0 Complement Output Bit (LSB).
52	D0+	D0 True Output Bit (LSB).
53	D1-	D1 Complement Output Bit.
54	D1+	D1 True Output Bit.
55	D2-	D2 Complement Output Bit.
56	D2+	D2 True Output Bit.
1	D3-	D3 Complement Output Bit.
2	D3+	D3 True Output Bit.
3	D4-	D4 Complement Output Bit.
4	D4+	D4 True Output Bit.